



2

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

①2 Offenlegungsschrift
①0 DE 197 38 149 A 1

⑤1 Int. Cl.⁸:
H01 G 9/15
H 01 G 9/042
H 01 G 9/048
H 01 G 9/012

②1 Aktenzeichen: 197 38 149.9
②2 Anmeldetag: 1. 9. 97
④3 Offenlegungstag: 5. 3. 98

DE 197 38 149 A 1

③0 Unionspriorität:

8-230749 30.08.96 JP

⑦1 Anmelder:

Rohm Co. Ltd., Kyoto, JP

⑦4 Vertreter:

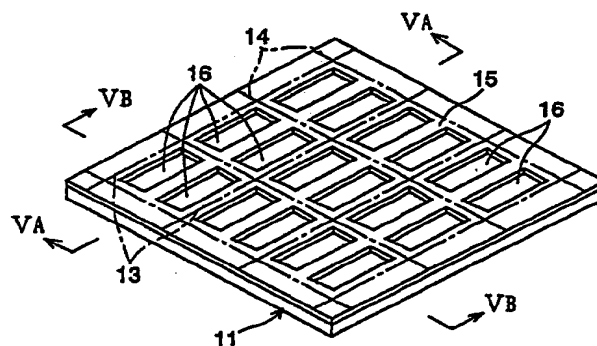
Herrmann-Trentepohl und Kollegen, 81476 München

⑦2 Erfinder:

Kuriyama, Chojiro, Kyoto, JP

⑤4 Feste Elektrolytkondensatoranordnung und Verfahren zur Herstellung derselbigen

⑤7 Eine feste Elektrolytkondensatoranordnung beinhaltet ein Substrat (12), das aus leitendem Silizium hergestellt ist, und ein Isolationsfilm (15), welcher aus einer Vielzahl von Kontaktlöchern gebildet ist, ist auf einer oberen Oberfläche des Substrates gebildet. Eine Vielzahl von Kontaktschichten (18), welche jeweils mit dem Substrat über die Kontaktlöcher verbunden sind, ist auf dem Isolationsfilm gebildet. Eine Vielzahl von Chips, wovon jeder eine gesinterte Einheit aus Tantalpulver ist, sind jeweils auf den Kontaktschichten angeordnet. Eine Vielzahl von festen Elektrolytschichten, welche jeweils elektrisch von dem Tantalpulver der Chips durch Isolationsfilme isoliert sind, sind jeweils auf den Chips angeordnet. Eine Abdeckharzschicht (25) deckt die Chips in einer Weise ab, daß die Anteile der festen Elektrolytschichten der Chips jeweils freigelegt sind, und die Kathodenelektroden sind auf der Abdeckharzschicht so angeordnet, daß sie elektrisch mit den festen Elektrolytschichten verbunden sind, welche von der Abdeckharzschicht freigelegt sind. Eine Anodenelektrode (28) ist auf einer unteren Oberfläche des Substrates so angeordnet, daß sie mit dem Tantalpulver der jeweiligen Chips über das Substrat und die Kontaktschichten elektrisch verbunden ist.



DE 197 38 149 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 01. 98 702 070/897

33/25

Best Available Copy

Beschreibung

Die vorliegende Erfindung bezieht sich auf eine feste Elektrolytkondensatoranordnung und ein Verfahren zur Herstellung derselben. Insbesondere bezieht sich die Erfindung auf eine sogenannte feste Elektrolytkondensatoranordnung, in welcher eine Vielzahl von Kondensatorelementen, wovon jedes eine gesinterte Einheit aus einem ventilmetallischen Pulver hat, parallel zueinander angeordnet und integral verpackt sind und ein Verfahren zur Herstellung solcher festen Elektrolytkondensatoranordnungen.

Beispiele solcher festen Elektrolytkondensatoranordnungen werden z. B. in Fig. 3 des US-Patentes Nr. 4,097,917, das am 27. Juni 1978 veröffentlicht wurde, in der japanischen Patentofflegungsschrift Nr. 4-3406, das am 8. Januar 1992 veröffentlicht wurde, in der Fig. 11 der japanischen Patentofflegungsschrift Nr. 6-20891, das am 28. Januar 1994 veröffentlicht wurde, usw., offenbart.

Ein Vorteil solcher festen Elektrolytkondensatoranordnungen liegt darin, daß in dem Fall, in dem eine Vielzahl von festen Elektrolytkondensatoren in einer Schaltplatte mit einer elektrischen Ausstattung benutzt werden, es möglich ist, die Anzahl der Schritte zum Befestigen der Kondensatoren auf der Schaltplatte und einen Befestigungszwischenraum, der zum Befestigen der Kondensatoren auf der Schaltplatte notwendig ist, zu reduzieren, im Vergleich zu dem Fall, worin eine Vielzahl von festen Elektrolytkondensatoren, wovon jeder nur ein Einzelkondensatorelement hat, auf der Schaltplatte befestigt werden.

Weiterhin ist es in dem Fall einer festen Elektrolytkondensatoranordnung, in welcher eine Vielzahl von Kondensatorelementen parallel mit jedem anderen verbunden sind und integral verpackt sind, möglich, den elektrischen Widerstand an den Kathodenelektroden der Kondensatorelemente zu reduzieren und deshalb ist es ein Vorteil, daß die Impedanz in einem hochfrequenten Bereich im Vergleich zu einem Fall, worin ein Kondensator, der dieselbe Kapazität hat, nur aus einem Einzelkondensatorelement aufgebaut ist, herabgesetzt werden kann.

Jede der festen Elektrolytkondensatoranordnungen vom Stand der Technik benutzt ein Kondensatorelement A, welches wie folgt hergestellt wird:

Als erstes, wie in Fig. 1 gezeigt, wird Pulver aus Ventilmaterial, wie Tantal, festgestampft und zu einem porösen Chip A1 geformt, von welchem ein Anodendraht A2, der aus einem Metall, wie Tantal, hergestellt ist, hervorstehend ist und danach wird der poröse Chip A1 gesintert.

Als nächstes, wie in Fig. 2 gezeigt, wird in einem Zustand, in dem der Chip A1 in eine chemische Konversionsflüssigkeit, wie eine wäßrige Lösung aus phosphorischer Säure getaucht wird, ein Gleichstrom zwischen dem Anodendraht A2 und der chemischen Konversionsflüssigkeit angelegt, um so die Eloxierung durchzuführen. Demzufolge wird ein dielektrischer Film A3, wie Ditantalpentaoxid, auf den Oberflächen des metallischen Pulvers oder der Teilchen in dem Chip gebildet.

Dann wird ein Schritt des Brennens des Chips A1 des öfteren wiederholt, nachdem der Chip A1 in einer wäßrigen Lösung aus Mangannitrat getaucht, um so die Mangannitratlösung in das Innere des Chips A1 durchdringen zu lassen, und herausgezogen wird. Demzufolge wird eine feste Elektrolytschicht A4 auf einer Oberfläche des dielektrischen Films A3 aus Metalloxid, wie Mangandioxid, gebildet.

Zuletzt wird, nachdem eine Graphitschicht auf einer Oberfläche der festen Elektrolytschicht A4 des Chips A1 gebildet wird, eine Kathodenelektrode A5 aus einem metallischen Film, wie Silber, Nickel usw. gebildet, wodurch das Kondensatorelement A erhalten werden kann.

Wie oben beschrieben, ist in dem festen Elektrolytkondensator beim Herstellen des Kondensatorelements A der Anodendraht A2, der aus dem Chip A1 hervorsteht, unentbehrlich, und deshalb kann der Anodendraht A2 nicht eliminiert werden.

Deshalb sollen im Stand der Technik, nachdem eine Vielzahl von Kondensatorelemente A, wovon jedes so hergestellt wird, parallel zueinander angeordnet werden, wobei die Kondensatorelemente A integral durch eine Verpackungseinheit, die aus synthetischem Harz hergestellt ist, in einer derartigen Weise geformt werden, daß die Verpackungseinheit nicht nur die Chips der Kondensatorelemente, sondern ebenso die Anodendrähte A2, die aus den Chips hervorstehen, abdeckt.

Deshalb ist die Größe der Verpackungseinheit im Vergleich zu der Größe des Chips A1 des Kondensatorelements A um einen Anteil des Anodendrahtes A2, der aus dem Chip A1 hervorsteht, groß, und deshalb ist der Volumenbetrag des Chips A1 des Kondensatorelements A im Hinblick auf ein Volumen des gesamten Kondensators und entsprechend der Volumenwirkungsgrad niedrig. Weiterhin wird ein effektives Volumen des Chips A1 des Kondensatorelements A klein, da ein Anteil des Anodendrahtes A2 in dem Chip A1 eingebettet wird.

Aus diesen Gründen gab es in dem Stand der Technik dadurch ein Problem, daß es schwierig ist, eine Kapazität pro Einheitsvolumen groß zu machen, und somit wird ein Gewicht des Kondensators ebenso groß. Weiterhin wirkt im Stand der Technik beim Formen der Vielzahl von Kondensatorelementen A durch die Verpackungseinheit aus dem synthetischen Harz eine große Spannung auf dem Chip A1 des Kondensatorelements A und deshalb gibt es viele Möglichkeiten, daß ein Lochstrom (LC) sich erhöht und ein Isolationsdefekt auftritt. Dementsprechend ist beim Herstellen des Kondensators die Häufigkeit der schlechten Produkte hoch und somit ist die Gewinnrate niedrig.

Weiterhin werden im Stand der Technik in dem Fall, in dem die Vielzahl von Kondensatorelementen A gleichzeitig hergestellt werden sollen, die Anodendrähte A2, welche jeweils aus der Vielzahl von den gesinterten Chips hervorstehen, aus einem Metallstab, wie Tantal, gefertigt und in diesem Zustand wird ein Schritt zum Bilden der festen Elektrolytschicht A4 in der wäßrigen Lösung aus Mangannitrat, ein Schritt zum Bilden der Graphitschicht und ein Schritt zum Bilden der Kathodenelektrode A5 durchgeführt und dann werden die jeweiligen Kondensatorelemente A aus dem Metallstab herausgeschnitten. Deshalb ist die Anzahl der Kondensatorelemente A, die durch Benutzen eines einzelnen Metallstabes hergestellt werden können, begrenzt, und es ist unmöglich, die Anzahl der Kondensatorelemente A wesentlich zu erhöhen, weshalb es schwierig ist, die Kondensatorelemente durch Massenproduktion herzustellen. Weiterhin ist es notwendig, einen Schritt zum Einbauen einer Vielzahl von Kondensatorelementen A, die so hergestellt werden, in einer Einzelkomponente zu liefern und deshalb gab es das Problem, daß nicht nur eine Gewinnrate niedrig ist, sondern daß sich ebenso die Herstellungskosten sich weitestgehend erhöhen.

Deshalb ist es Aufgabe der Erfindung, eine neue feste

Elektrolytkondensatoranordnung zu liefern, die es ermöglicht, die obigen Probleme zu lösen und ein neues Verfahren zur Herstellung der festen Elektrolytkondensatoranordnungen zu liefern.

Die Aufgabe wird gemäß den Merkmalen der unabhängigen Patentansprüche 1 und 12 gelöst.

Eine feste Elektrolytkondensatoranordnung entsprechend der Erfindung umfaßt: ein Substrat, das eine obere Oberfläche und eine untere Oberfläche hat; eine Vielzahl von Chips, die auf der oberen Oberfläche des Substrates mit einem Abstand angeordnet sind, wobei der Chip durch Sintern von metallischem Pulver gebildet wird; eine Vielzahl von festen Elektrolytschichten, die jeweils auf den Oberflächen der Vielzahl von Chips gebildet sind und elektrisch von dem metallischen Pulver isoliert sind, wobei die Vielzahl von festen Elektrolytschichten unabhängig voneinander sind; eine Abdeckharzschicht, die die Vielzahl von Chips in einer Weise abdeckt, daß die jeweiligen Anteile der Vielzahl von festen Elektrolytschichten freiliegen; mindestens eine Kathodenelektrode, die auf der Abdeckharzschicht gebildet ist und elektrisch mit den jeweiligen freiliegenden Anteilen der Vielzahl von festen Elektrolytschichten verbunden ist; und mindestens eine Anodenelektrode, die auf der unteren Oberfläche des Substrates gebildet ist und elektrisch mit dem metallischen Pulver von der Vielzahl von Chips verbunden ist.

Entsprechend der Erfindung ist es möglich, den Anodendraht, der in dem Stand der Technik benutzt wird, zu eliminieren und deshalb wird ein effektives Volumen des Chips des Kondensatorelements nicht durch den Anodendraht reduziert und dementsprechend kann der Betrag des Volumens des Chips mit Bezug auf das gesamte Volumen der Kondensatoranordnung sicher im Vergleich zum Stand der Technik erhöht werden und deshalb ist es möglich, die drastische Erhöhung einer Volumeneffektivität und der Miniaturisierung zu implementieren.

Es können Füllvertiefungsanteile auf dem Substrat angeordnet werden und das metallische Pulver zum Bilden des Chips kann in die Füllvertiefungsanteile gefüllt werden. In solch einem Fall wird das Volumen des Chips erhöht und deshalb kann der volumetrische Wirkungsgrad erhöht werden und entsprechend eine Kapazität pro Einheitsvolumen kann in der festen Elektrolytkondensatoranordnung vergrößert werden. Insbesondere in einem Fall, in dem die Füllvertiefungsanteile aus Durchgangslöchern gebildet sind, ist es möglich, das Volumen des Chips weiterhin zu vergrößern und die Anodenelektrode, die auf der unteren Oberfläche des Substrates gebildet ist, kann direkt in Kontakt mit dem metallischen Pulver, das in die Durchgangslöcher gefüllt ist, gebracht werden, und deshalb ist es möglich, die Zuverlässigkeit der elektrischen Leitfähigkeit zwischen dem metallischen Pulver der Chips und der Anodenelektrode zu erhöhen.

Das Substrat kann aus einem Material hergestellt werden, das eine Leitfähigkeit zumindest in Richtung der Dicke hat, und das metallische Pulver der Chips kann elektrisch mit dem Substrat verbunden werden, auf welchem die Anodenelektrode gebildet ist. In diesem Fall funktioniert das Substrat selber als der Anodendraht in dem Stand der Technik und ist wirkungsvoll beim Erhöhen des volumetrischen Wirkungsgrades. Weiterhin, wenn eine Isolationsschicht auf dem Substrat in einer Weise gebildet wird, daß die Isolationsschicht eine Peripherie von jedem der Chips umrundet, ist es möglich, das Substrat an einer Seite der Anodenelektro-

de und die feste Elektrolytschicht an einer Seite der Kathodenelektrode voneinander zu isolieren, und deshalb ist es möglich, einen Kurzschluß, der dazwischen auftritt, sicher zu verhindern.

Ein Verfahren zur Herstellung von festen Elektrolytkondensatoranordnungen entsprechend der vorliegenden Erfindung umfaßt die Schritte: (a) Herstellen einer Mutterplatte, die ein Gebiet hat, das dazu geeignet ist, eine Vielzahl von Substraten herauszuschneiden; (b) Bilden einer Vielzahl von Chips auf der Vielzahl von Substraten, die in der Mutterplatte jeweils beinhaltet sind, wobei jeder der Chips durch Sintern von metallischem Pulver gebildet wird; (c) Bilden einer Vielzahl von festen Elektrolytschichten auf den Oberflächen der Vielzahl von Chips in einer Weise, so daß die Vielzahl von elektrolytischen Schichten elektrisch von dem metallischen Pulver isoliert sind, wobei die Vielzahl von festen Elektrolytschichten unabhängig voneinander sind; (d) Bilden einer Abdeckharzschicht, welche die Vielzahl von Chips in einer Weise abdeckt, so daß Anteile von der Vielzahl der festen Elektrolytschichten jeweils freistehend sind; (e) Bilden einer Vielzahl von Kathodenelektroden auf der Abdeckharzschicht in einer Weise, so daß die Vielzahl an Kathodenelektroden elektrisch mit der Vielzahl von festen Elektrolytschichten jeweils verbunden sind; (f) Bilden einer Vielzahl von Anoden auf einer unteren Oberfläche der Mutterplatte in einer solchen Weise, daß die Vielzahl von Anodenelektroden elektrisch mit dem metallischen Pulver der Vielzahl von Chips jeweils verbunden sind; und (g) Ausschneiden der Vielzahl an Substraten aus der Mutterplatte.

Entsprechend dem Herstellungsverfahren der vorliegenden Erfindung können die jeweiligen Chips gleichzeitig auf dem jeweiligen Substrat gebildet werden. Weiterhin kann die Bildung der festen Elektrolytschichten, die Bilden der Abdeckharzschicht, die Bildung der Anodenelektrode und die Bildung der Kathodenelektroden kontinuierlich in einem Zustand durchgeführt werden, in welchem die Vielzahl der Chips auf der Mutterplatte gebildet werden. Dann kann durch letztendliches Herausschneiden aus der Mutterplatte für jedes der Substrate zwischen den jeweiligen Chips eine Vielzahl von festen Elektrolytkondensatoranordnungen gleichzeitig hergestellt werden. Deshalb ist im Vergleich zu dem Stand der Technik, der eine Vielzahl von festen Elektrolytkondensatoranordnungen separat herstellt, das Herstellungsverfahren der vorliegenden Erfindung für Massenproduktion geeignet.

Die oben beschriebenen Ziele und andere Ziele, Merkmale, Aspekte und Vorteile der vorliegenden Erfindung werden aus der folgenden detaillierten Beschreibung der vorliegenden Erfindung offensichtlicher werden, wenn sie in Verbindung mit den beigefügten Zeichnungen benutzt werden.

Kurze Beschreibung der Zeichnungen

Fig. 1 ist eine perspektivische Ansicht, die ein Kondensatorelement vom Stand der Technik zeigt;

Fig. 2 ist eine longitudinale Schnittvorderansicht der Fig. 1, welche das Kondensatorelement ist;

Fig. 3 ist eine perspektivische Ansicht, die eine Mutterplatte zeigt, welche in einer ersten Ausführungsform entsprechend der vorliegenden Erfindung benutzt wird;

Fig. 4 ist eine perspektivische Ansicht, die einen Zustand zeigt, worin eine Isolationsschicht auf einer oberen Oberfläche der Mutterplatte gebildet wird;

Fig. 5 ist eine perspektivische Ansicht, die einen Zu-

stand zeigt, worin die Kontaktlöcher in der Isolations-schicht auf der Mutterplatte gebildet werden;

Fig. 5A ist eine vergrößerte Schnittansicht an der Linie VA-VA in Fig. 5;

Fig. 5B ist eine vergrößerte Schnittansicht an der Linie VB-VB in Fig. 5;

Fig. 6 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Dünnschichten, die aus Tantalsilicid hergestellt sind, in den Kontaktlöchern der ersten Ausführungsform gebildet werden;

Fig. 6A ist eine Schnittansicht an der Linie VIA-VIA in Fig. 6;

Fig. 7 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die metallischen Kontaktschichten auf den Dünnschichten, die aus Tantalsilicid hergestellt sind, gebildet werden;

Fig. 7A ist eine Schnittansicht an der Linie VIIA-VIIA in Fig. 7;

Fig. 8 ist eine perspektivische Ansicht, die einen Zustand zeigt, worin eine bildende Rahmenschicht auf der Mutterplatte von der Ausführungsform der Fig. 1 gebildet wird;

Fig. 8A ist eine vergrößerte Schnittansicht an der Linie VIIIA-VIIIA in Fig. 8;

Fig. 8B ist eine vergrößerte Schnittansicht an der Linie VIIIB-VIIIB in Fig. 8;

Fig. 9 ist eine perspektivische Ansicht, die einen Zustand zeigt, worin die Bildungslöcher oder die Zwischenräume in der bildenden Rahmenschicht gebildet sind;

Fig. 9A ist eine vergrößerte Schnittansicht bei der Linie IXA-IXA in Fig. 9;

Fig. 9B ist eine vergrößerte Schnittansicht bei der Linie IXB-IXB in Fig. 9;

Fig. 10 ist eine perspektivische Ansicht, die einen Zustand zeigt, worin die Chips durch Festdrücken des Tantalpulvers in die Bildungslöcher der bildenden Rahmenschicht gebildet werden;

Fig. 10A ist eine vergrößerte Schnittansicht bei der Linie XA-XA in Fig. 10;

Fig. 10B ist eine vergrößerte Schnittansicht bei der Linie XB-XB in Fig. 10;

Fig. 11 ist eine perspektivische Ansicht, die einen Zustand zeigt, worin die bildende Rahmenschicht entfernt wird, nachdem die Chips festgedrückt und gebildet sind;

Fig. 11A ist eine vergrößerte Schnittansicht bei der Linie XIA-XIA in Fig. 11;

Fig. 11B ist eine vergrößerte Schnittansicht bei der Linie XIB-XIB in Fig. 11;

Fig. 12 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die dielektrischen Filme auf den jeweiligen Chips in der ersten Ausführungsform gebildet werden;

Fig. 12A ist eine Schnittansicht bei der Linie XIIA-XIIA in Fig. 12;

Fig. 13 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die festen Elektrolytschichten auf den jeweiligen Chips in der ersten Ausführungsform gebildet sind;

Fig. 13A ist eine Schnittansicht bei einer Linie XIII A-XIII A in Fig. 13;

Fig. 14 ist eine perspektivische Ansicht, die einen Zustand zeigt, worin eine Abdeckharzschicht auf die Mutterplatte in der ersten Ausführungsform angewendet wird;

Fig. 14A ist eine vergrößerte Schnittansicht bei der Linie XIVA-XIVA in Fig. 14;

Fig. 14B ist eine vergrößerte Schnittansicht bei der

Linie XIVB-XIVB in Fig. 14;

Fig. 15 ist eine perspektivische Ansicht, die einen Zustand zeigt, worin die Fenster auf der Abdeckharzschicht in der ersten Ausführungsform gebildet sind;

Fig. 15A ist eine vergrößerte Schnittansicht bei einer Linie XVA-XVA in Fig. 15;

Fig. 15B ist eine vergrößerte Schnittansicht bei einer Linie XV B-XV B in Fig. 15;

Fig. 16 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Kathodenelektroden und eine Anodenelektrode in der ersten Ausführungsform gebildet sind;

Fig. 16A ist eine Schnittansicht nach einer Linie XVI A-XVI A in Fig. 16;

Fig. 17 ist eine perspektivische Ansicht, die eine feste Elektrolytkondensatoranordnung, die in der ersten Ausführungsform hergestellt ist, zeigt;

Fig. 17A ist eine Schnittansicht bei einer Linie XVII A-XVII A in Fig. 17;

Fig. 17B ist eine Schnittansicht bei einer Linie XVII B-XVII B in Fig. 17;

Fig. 18 ist ein äquivalentes Schaltungsdiagramm der festen Elektrolytkondensatoranordnung, die in der ersten Ausführungsform hergestellt ist;

Fig. 19 ist eine vergrößerte longitudinale Schnittvoransicht, die eine feste Elektrolytkondensatoranordnung eines modifizierten Beispiels von der ersten Ausführungsform zeigt;

Fig. 19A ist eine Schnittansicht einer Linie XIX A-XI XA in Fig. 19;

Fig. 20 ist ein äquivalentes Schaltungsdiagramm des modifizierten Beispiels der festen Elektrolytkondensatoranordnung;

Fig. 21 ist eine vergrößerte Schnittansicht, die eine Mutterplatte zeigt, die in einer zweiten Ausführungsform entsprechend der vorliegenden Erfindung benutzt wird;

Fig. 21A ist eine Schnittansicht bei der Linie XXIA-XXIA in Fig. 21;

Fig. 22 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Kontaktlöcher in einer Isolations-schicht der zweiten Ausführungsform gebildet sind;

Fig. 22A ist eine Schnittansicht bei der Linie XXII A-XXII A in Fig. 22;

Fig. 23 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Chips festgedrückt und gebildet sind und dann die dielektrischen Filme und die festen Elektrolytschichten auf den Chips in der zweiten Ausführungsform gebildet sind;

Fig. 23A ist eine Schnittansicht bei der Linie XXIII A-XXIII A in Fig. 23;

Fig. 24 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin eine Abdeckharzschicht auf die Chips in der zweiten Ausführungsform angewendet wird;

Fig. 24A ist eine Schnittansicht bei einer Linie XXI VA-XXI VA in Fig. 24;

Fig. 25 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Kathodenelektroden und eine Anodenelektrode in der zweiten Ausführungsform gebildet sind;

Fig. 25A ist eine Schnittansicht bei einer Linie XXV A-XXV A in Fig. 25;

Fig. 26 ist eine vergrößerte longitudinale Schnittvoransicht, die eine feste Elektrolytkondensatoranordnung entsprechend der zweiten Ausführungsform zeigt;

Fig. 26A ist eine Schnittansicht bei einer Linie

XXVIA-XXVIA in Fig. 26;

Fig. 27 ist eine perspektivische Ansicht, die eine Mutterplatte zeigt, welche in einer dritten Ausführungsform entsprechend der vorliegenden Erfindung benutzt wird;

Fig. 27A ist eine vergrößerte Schnittansicht bei einer Linie XXVIIA-XXVIIA in Fig. 27;

Fig. 27B ist eine vergrößerte Schnittansicht bei einer Linie XXVIIIB-XXVIIIB in Fig. 27;

Fig. 28 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Chips festgedrückt und gebildet in einer dritten Ausführungsform sind;

Fig. 28A ist eine Schnittansicht bei einer Linie XXVIII A-XXVIII A in Fig. 28;

Fig. 29 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die dielektrischen Filme und die festen Elektrolytschichten auf den Chips in der dritten Ausführungsform gebildet sind;

Fig. 29A ist eine Schnittansicht bei einer Linie XXI-XA-XXIXA in Fig. 29;

Fig. 30 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Kathodenelektroden und eine Anodenelektrode in der dritten Ausführungsform gebildet sind;

Fig. 30A ist eine Schnittansicht bei einer Linie XXXA-XXXA in Fig. 30;

Fig. 31 ist eine vergrößerte longitudinale Schnittvorderansicht, die eine feste Elektrolytkondensatoranordnung entsprechend der dritten Ausführungsform zeigt;

Fig. 31A ist eine Schnittansicht bei einer Linie XXXIA-XXXIA in Fig. 31;

Fig. 32 ist eine perspektivische Ansicht, die eine Mutterplatte zeigt, welche in einer vierten Ausführungsform entsprechend der vorliegenden Erfindung benutzt wird;

Fig. 32A ist eine vergrößerte Schnittansicht bei einer Linie XXXIIA-XXXIIA in Fig. 32;

Fig. 32B ist eine vergrößerte Schnittansicht bei einer Linie XXXIIB-XXXIIB in Fig. 32;

Fig. 33 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Chips in der vierten Ausführungsform fest gedrückt und gebildet sind;

Fig. 33A ist eine Schnittansicht bei einer Linie XXXIIIA-XXXIIIA in Fig. 33;

Fig. 34 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die dielektrischen Schichten und die festen Elektrolytschichten auf den jeweiligen Chips in der vierten Ausführungsform gebildet sind;

Fig. 34A ist eine Schnittansicht bei einer Linie XXXIVA-XXXIVA in Fig. 34;

Fig. 35 ist eine vergrößerte Schnittansicht, die einen Zustand zeigt, worin die Kathodenelektroden und eine Anodenelektrode in der vierten Ausführungsform gebildet sind;

Fig. 35A ist eine Schnittansicht bei einer Linie XXXVA-XXXVA in Fig. 35;

Fig. 36 ist eine vergrößerte longitudinale Schnittvorderansicht, die eine feste Elektrolytkondensatoranordnung entsprechend der vierten Ausführungsform zeigt;

Fig. 36A ist eine Schnittansicht bei einer Linie XXXVIA-XXXVIA in Fig. 36;

Fig. 37 ist ein äquivalentes Schaltungsdiagramm der festen Elektrolytkondensatoranordnung entsprechend der vierten Ausführungsform;

Fig. 38 ist eine vergrößerte longitudinale Schnittansicht, die eine feste Elektrolytkondensatoranordnung eines modifizierten Beispiels der vierten Ausführungsform zeigt;

Fig. 38A ist eine Schnittansicht der Linie XXXVIII A-XXXVIII A in Fig. 38;

Fig. 39 ist ein äquivalentes Schaltungsdiagramm der festen Elektrolytkondensatoranordnung von Fig. 38;

Fig. 40 ist eine vergrößerte longitudinale Schnittvorderansicht, die eine feste Elektrolytkondensatoranordnung von einem weiteren modifizierten Beispiel der vierten Ausführungsform zeigt;

Fig. 40A ist eine Abschnittsansicht einer Linie XXXXA-XXXXA in Fig. 40;

Fig. 41 ist ein äquivalentes Schaltungsdiagramm der festen Elektrolytkondensatoranordnung in Fig. 40;

Fig. 42 ist eine vergrößerte longitudinale Schnittvorderansicht, die eine feste Elektrolytkondensatoranordnung entsprechend eines noch weiteren modifizierten Beispiels der vierten Ausführungsform zeigt;

Fig. 42A ist eine Schnittansicht einer Linie XXXXIIA-XXXXIIA in Fig. 42; und

Fig. 43 ist ein äquivalentes Schaltungsdiagramm der festen Elektrolytkondensatoranordnung von Fig. 42.

Detaillierte Beschreibung der bevorzugten Ausführungsformen

In einer ersten Ausführungsform entsprechend der vorliegenden Erfindung, die in Fig. 3 bis Fig. 18 gezeigt wird, wird durch Benutzen einer Mutterplatten, die aus Silicium hergestellt ist, eine tantalumfeste Elektrolytkondensatoranordnung 30, die in Fig. 17 bis Fig. 18 gezeigt wird, hergestellt.

In der ersten Ausführungsform wird, wie in Fig. 3 gezeigt, eine Mutterplatte 11, welche so verarbeitet ist, daß sie elektrische Leitfähigkeit zumindest in Richtung der Dicke hat, und aus Silicium hergestellt ist, hergestellt. Die Mutterplatte 11 hat eine Größe, welche eine Vielzahl von Substraten 12 beinhaltet, wovon jedes eine rechteckige Form hat, die eine Breite W und eine Länge S hat, d. h., die Mutterplatte 11 hat ein Gebiet, das zum Ausschneiden der Vielzahl an Substraten 12 geeignet ist. Wie später beschrieben, liefert die Mutterplatte 11 die Vielzahl an Substraten, wenn die Mutterplatte 11 in einem letzten Arbeitsschritt entlang einer longitudinalen Schnittlinie 13 und einer lateralen Schnittlinie 14 ausgeschnitten ist.

Als nächstes, wie in Fig. 4 gezeigt, wird ein Isolationsfilm 15, wie Siliciumoxid oder Siliciumnitrid, durch thermische Oxidation, PV-Sputtern, Plasma-CVD oder dergleichen gebildet.

Dann werden, wie in Fig. 5, Fig. 5A und Fig. 5B gezeigt, eine Vielzahl von (zwei in dieser Ausführungsform gezeigt) Kontaktlöchern 16 auf dem Isolationsfilm 15 an Positionen, die mit jedem der Substrate 12 korrespondieren, durch eine bekannte Photolithographietechnik gebildet.

In der Photolithographietechnik wird ein Photowiderstandsfilm (nicht gezeigt) zuerst auf einer oberen Oberfläche des Isolationsfilms 15 gebildet. Eine Photomaske (nicht gezeigt), welche mit Fenstern ausgestattet ist, die dieselben Formen wie die Kontaktlöcher 16 haben, wird auf den Photowiderstandsfilm gelegt. Nach Freilegen des Photowiderstandsfilms, der so maskiert ist, wird der Photowiderstandsfilm entwickelt, wodurch die Anteile, die mit den Fenstern des Photowiderstandsfilms korrespondieren, entfernt werden. In solch einem Zustand werden durch Ätzen des Isolationsfilms 15 die Anteile des Isolationsfilms 15, die mit den Fenstern des Photowiderstandsfilms korrespondieren, gelöst und durch eine Ätzflüssigkeit entfernt und demzufolge werden die Kontaktlöcher gebildet.

Dann werden, wie in Fig. 6 und Fig. 6A gezeigt, dünne

Filme 17, wie aus Tantalsilicid, auf Anteile innerhalb der Kontaktlöcher 16 auf dem Substrat 12 der Mutterplatte 11 durch Besprühen usw. gebildet.

Als nächstes werden, wie in Fig. 7 und Fig. 7A gezeigt, als Kontaktschichten die metallischen Kontaktschichten 18 auf dem jeweiligen Dünnsfilm 17 aus Tantal durch Besprühen usw. gebildet.

Dann wird, wie in Fig. 8, Fig. 8A und Fig. 8B gezeigt, eine bildende Rahmenschicht 19 auf der oberen Oberfläche der Mutterplatte 11 als ein Ganzes mit einer relativ großen Dicke durch synthetisches Harz usw. gebildet.

Als nächstes werden, wie in Fig. 9, Fig. 9A, Fig. 9B gezeigt, Bildungszwischenräume 20 auf der bildenden Rahmenschicht 19 an Teilen gebildet, wovon jeder mit jedem Kontaktloch 16 auf dem Substrat 12 korrespondiert, durch eine Photolithographietechnik gebildet. Zusätzlich kann anstelle der Arbeitsschritte, die in Fig. 8 bis Fig. 8B gezeigt werden, eine bildende Rahmenschicht 19, auf welcher die Bildungsabstände 20 gebildet sind, im voraus auf die Mutterplatte 11 angehaftet werden.

Weiterhin werden, wie in Fig. 10, Fig. 10A und Fig. 10B gezeigt, ein geeigneter Betrag an Tantalpulver, in welchem Bindemittel im voraus vermischt werden, in die jeweiligen Bildungsabstände 20 der bildenden Rahmenschicht 19 gefüllt und durch Festdrücken des Tantalpulvers werden die porösen Chips 21 gebildet. Danach wird ein Entbindungsprozeß zum Entfernen der Bindemittel durch Erhitzen oder dergleichen durchgeführt.

Als nächstes, wie in den Fig. 11, 11A und 11B gezeigt, werden durch Entfernen der bildenden Rahmenschicht 19 durch eine geeignete Einrichtung, wie Ätzen oder dergleichen, eine Vielzahl an porösen Chips 21 auf jeden der Substrate 12, die auf der Mutterplatte 11 eingeschlossen sind, gebildet. Zusätzlich kann der oben beschriebene Entbindungsprozeß nach einem Schritt zum Entfernen der bildenden Rahmenschicht 19 durchgeführt werden.

Dann wird die Mutterplatte 11 mit verbundenen Anteilen, die auf der Mutterplatte 11 gebildet sind, in einem Vakuumwärmschmelzofen (nicht gezeigt) gelegt und auf eine Sintertemperatur des Tantals in Vakuum erwärmt. Als ein Ergebnis wird das Tantalpulver, das in den jeweiligen Chips 21 enthalten ist, gesintert und zur gleichen Zeit werden die Chips 21 auf die metallischen Kontaktschichten 18, die aus Tantal hergestellt sind, schmelzangehaftet und deshalb sind die jeweiligen Chips 21 mit den jeweiligen Substraten 12 der Mutterplatte 11 elektrisch verbunden.

In diesem Sinterschritt durchlaufen die Dünnsfilme 17, welche aus Tantalsilicid hergestellt sind und als Unterlagenten für die metallischen Kontaktschichten 18, die aus Tantal hergestellt sind, funktionieren, Aktionen und Funktionen wie folgt: wenn es keine Ausstattung mit Dünnsfilmen 17 aus Tantalsilicid gibt, wird aufgrund der Erwärmung in dem Sinterschritt das Tantal innerhalb der metallischen Kontaktschichten 18 in die Siliziummutterplatte 11 unnormal verringert und deshalb wird eine Verbindung, eine Paarung oder haftende Festigkeit von jedem der Chips 21, die aus Tantalpulver hergestellt sind, an der Siliziummutterplatte 11 wesentlich verringert. Im Gegensatz dazu wird durch Einsetzen der Dünnsfilme 17 aus Tantalsilicid die Diffusion des Tantals von den metallischen Kontaktschichten 18 in die Mutterplatte 11 verhindert und deshalb ist es möglich, die Zuverlässigkeit und Stabilität der Verbindungen

zwischen den Chips 21 und der Mutterplatte 11 sicherzustellen.

Als nächstes wird die Mutterplatte 11 mit den verbundenen Anteilen, die darauf gebildet sind, in eine chemische Konversionsflüssigkeit (nicht gezeigt), wie eine wäßrige Lösung aus phosphorischer Säure, getaucht und in einem solchen Zustand wird die Anodenoxidation oder die Eloxierung durch Anwenden eines Gleichstromes zwischen der Mutterplatte 11 und der chemischen Konversionsflüssigkeit durchgeführt, so daß die dielektrischen Filme 22 aus Ditantalpentaoxid auf den Oberflächen des Tantalpulvers oder der Partikel in den jeweiligen Chips 21, die auf den Substraten 12 gebildet sind, und den Oberflächen der freigelegten Anteile dieser Dünnsfilme 17 und der metallischen Kontaktschichten 18 gebildet.

Als nächstes werden durch Wiederholung einer Vielzahl an Malen von sowohl einem Schritt, worin die jeweiligen Chips 21, die auf dem Substrat 12 in der Mutterplatte 11 gebildet sind, in eine wäßrige Lösung aus Mangannitrat (nicht gezeigt) getaucht werden, um so die wäßrige Lösung aus Mangannitrat in ein Inneres von jedem der jeweiligen Chips 21 zu durchdringen, als auch aus einem Schritt, worin die jeweiligen Chips 21 aus der wäßrigen Lösung aus Mangannitrat herausgezogen werden und die jeweiligen Chips 21, wie in Fig. 13 und Fig. 13A gezeigt, mit den Kondensatorelementen 24, in welchen die festen Elektrolytschichten 23, die aus Mangandioxid hergestellt sind, auf den Oberflächen der dielektrischen Filme 22 aus Ditantalpentaoxid gebildet sind, können erhalten werden.

Zusätzlich ist es möglich, die oben beschriebenen festen Elektrolytschichten 23 durch Verändern derselben zu leitenden Polyelektrolyten, die z. B. in der japanischen Patentoffenlegungsschrift Nr. 60-37114, der japanischen Patentoffenlegungsschrift Nr. 1-253226 usw. offenbart sind, durch chemische Polymerisation, elektrolytische Oxidationspolymerisation, Gasphasenpolymerisation usw. zu bilden.

Als nächstes wird, nachdem eine Abdeckgraphitschicht (nicht gezeigt) auf den gesamten Oberflächen der jeweiligen Kondensatorelemente 24, wie in Fig. 14, Fig. 14A und Fig. 14B gezeigt, gebildet wird, eine Abdeckharzschicht 25, die aus synthetischem Harz, wie Polyimidharz, Epoxidharz usw. besteht, auf der oberen Oberfläche der Mutterplatte 11 als ein Ganzes in einer solchen Weise gebildet, daß die gesamten Oberflächen der Kondensatorelemente 24 durch die Abdeckharzschicht 25 abgedeckt werden können.

Dann werden, wie in Fig. 15, Fig. 15A und Fig. 15B gezeigt, die Fenster 26 auf der Abdeckharzschicht 25 durch eine Photolithographietechnik z. B. auf Teilen, die mit den oberen Oberflächen der jeweiligen Kondensatorelemente 24 korrespondieren, gebildet.

Als nächstes werden, wie in Fig. 16 und Fig. 16A gezeigt, die Kathodenelektroden 27, wovon jede aus einer Unterschicht aus Nickel und einer oberen Schicht aus Lötzinn besteht, auf der Abdeckharzschicht 25 an Teilen der Fenster, die mit den oberen Oberflächen der jeweiligen Kondensatorelemente 24 korrespondieren, durch Besprühen z. B. gebildet. Die Kathodenelektroden 27 sind mit den festen Elektrolytschichten 23 der Kondensatorelemente 24 über die Graphitschichten elektrisch verbunden.

Auf der anderen Seite ist, wie in Fig. 16 und Fig. 16A gezeigt, eine Anodenelektrode 28, die aus einer Unterschicht aus Nickel und einer oberen Schicht aus Lötzinn besteht, auf einer unteren Oberfläche der Mutterplatte

11 durch Besprühen z. B. gebildet.

Zuletzt werden, wie es ähnlich in den Fig. 16 und 16A gezeigt wird, durch Schneiden der Mutterplatte 11 und der Abdeckharzschicht 25 mit einem Schneider 29, der mit Hochgeschwindigkeit entlang der Schneidelinien 13 und 14 rotiert, die jeweiligen Substrate 12 aus der Mutterplatte 11 herausgeschnitten.

Demzufolge können eine Vielzahl von tantalfesten Elektrolytkondensatoranordnungen 30, wovon jede eine Struktur hat, die in Fig. 17, Fig. 17A und Fig. 17B gezeigt wird, gleichzeitig aus einer einzelnen Mutterplatte 11 erhalten werden.

Die tantalfeste Elektrolytkondensatoranordnung 30 ist eine Chipeinheit, die eine Größe mit einer Breite W, einer Länge S und einer Höhe H hat und ist mit den einzelnen Anodenelektroden 28 an einer unteren Seite der Chipeinheit und einer Vielzahl von (zwei in dieser Ausführungsform) Kathodenelektroden 27, die auf einer oberen Seite der Chipeinheit gebildet sind, ausgestattet. In einer äquivalenten Schaltung aus der festen Elektrolytkondensatoranordnung 30 aus Tantal ist, wie in Fig. 18 gezeigt, das Kondensatorelement 24 durch den Chip 21 zwischen der Einzelanodenelektrode 28 und jedem der aus der Vielzahl der (zwei) Kathodenelektroden 27 verbunden.

Die feste elektrolytische Kondensatoranordnung 30 aus Tantal beinhaltet das Substrat 12, und eine Vielzahl an (zwei in dieser Ausführungsform) Chips, die auf dem Substrat 12 parallel zueinander angeordnet sind und wovon jeder aus einer gesinterten Einheit aus Tantalpulver besteht und den festen Elektrolytschichten 23, wovon jede so gebildet ist, daß sie elektrisch von dem Tantalpulver von jedem der Chips 21 durch die dielektrische Schicht 22 isoliert ist.

Die feste elektrolytische Kondensatoranordnung 30 aus Tantal beinhaltet weiterhin die Abdeckharzschicht 25, welche gleichzeitig die jeweiligen Chips 21 mit Ausnahme eines zentralen Anteiles auf einer oberen Oberfläche der festen Elektrolytschicht 23 von jedem der Chips 21 abdeckt, eine Vielzahl von Kathodenelektroden 27, welche so gebildet sind, daß sie elektrisch mit den freiliegenden Anteilen der festen Elektrolytschichten 23 der jeweiligen Chips 21 elektrisch verbunden sind und die einzelnen Anodenelektrode 28, welche auf der unteren Oberfläche des Substrates 12 gebildet ist.

Weiterhin ist das Tantalpulver von jedem der Chips 21 mit der einzelnen Anodenelektrode 28 über den Dünnsfilm 17 aus Tantalsilizid, der metallischen Kontaktschicht 18 und dem Substrat 12 verbunden. Auf der anderen Seite wird die elektrische Isolation zwischen der Anodenelektrode und den Kathodenelektroden in der festen Elektrolytkondensatoranordnung 30 aus Tantal durch den Isolationsfilm 15 sichergestellt, welcher auf der oberen Oberfläche des Substrates 12 gebildet ist.

Die erste Ausführungsform kann, wie in Fig. 19, Fig. 19A und Fig. 20 gezeigt, modifiziert werden. Insbesondere, wie in Fig. 19 und Fig. 19A gezeigt, ist es durch Verändern der Kathodenelektroden, welche auf den freigelegten Anteilen der festen Elektrolytschichten 23 der jeweiligen Kondensatorelemente 24 in einer einzelnen gemeinsamen Kathodenelektrode 27', welche gleichzeitig elektrisch mit den jeweiligen Kondensatorelementen 24 verbunden ist, gebildet sind, als eine äquivalente Schaltung, die in Fig. 20 gezeigt wird, möglich, für eine tantalfeste Elektrolytkondensatoranordnung 30, in welcher eine Vielzahl an Kondensatorelementen 24 zwischen der einzelnen Anodenelektrode 28 und der einzelnen Kathodenelektrode 27' parallel zueinander

angeordnet sind.

Als nächstes zeigen die Fig. 21 bis Fig. 26A eine zweite Ausführungsform entsprechend der vorliegenden Erfindung. In der zweiten Ausführungsform können durch Benutzen einer Mutterplatte, die aus Tantal besteht, eine feste elektrolytische Kondensatoranordnung 30a aus Tantal (Fig. 26 und Fig. 26A), welche mit einer Vielzahl von Kondensatorelementen ausgestattet ist, hergestellt werden.

In der zweiten Ausführungsform, wie in Fig. 21 und Fig. 21A gezeigt, wird eine Tantalmutterplatte 11a, die eine Größe hat, welche gleich einer Vielzahl von Substrat 12a ist, zuerst hergestellt und auf der Mutterplatte 11a wird ein Isolationsfilm 15a, wie ein Oxidfilm oder ein Nitridfilm durch thermische Oxidationsprozesse PV-Besprühung, Plasma CVD usw. gebildet.

Als nächstes werden, wie in Fig. 22 und Fig. 22A gezeigt, eine Vielzahl von (2) in dieser Ausführungsform Kontaktlöchern 16a in dem Isolationsfilm 15a an Teilen gebildet, wovon jeder mit jedem der Substrat 12a korrespondiert, z. B. durch eine Fotolithographietechnik, wodurch eine Kontaktoberfläche 16a, welche ein Teil einer Oberfläche der Mutterplatte 11a ist, innerhalb jeden Kontaktlochs 16a freigelegt wird.

Dann wird, wie in Fig. 23 und Fig. 23A gezeigt, ähnlich zu einem Fall der ersten Ausführungsform innerhalb jeden Kontaktloches 16a das Tantalpulver festgestampft und in einen Chip 21a geformt und dann ein Entbindungsprozeß durchgeführt und danach wird die Mutterplatte 11a in einen Vakuumernwärmungssofen (nicht gezeigt) gelegt, so daß die Mutterplatte 11a und die verbundenen Elemente durch eine Sinter Temperatur des Tantal erwärmt werden. Demzufolge wird wie jeder Chip 21a, der aus dem Tantalpulver besteht, gesintert und mit der Kontaktoberfläche 18a Schmelz angehaftet und deshalb ist jeder Chip 21a mit der Mutterplatte 11a verbunden oder gepaart.

Nachfolgend zu den oben beschriebenen Arbeitsschritten werden die Arbeitsschritte ähnlich zu denen des Falles der ersten Ausführungsform durchgeführt. In diesen Arbeitsschritten werden die Bildung der dielektrischen Filme 23a aus Ditantalpentaoxid auf den jeweiligen Chips 21a, die Bildung der festen Elektrolytschichten 23a aus Mangandioxid und die Bildung einer Abdeckungsgraphitschicht (nicht gezeigt) durchgeführt, wodurch die Chips 21a zu Kondensatorelementen 24a hergestellt werden.

Dann werden, wie in Fig. 24 und Fig. 24a gezeigt, die Bildung einer Abdeckharzschicht 25a und die Bildung von Fenstern 26a in der Abdeckharzschicht 25a durchgeführt.

Danach werden, wie in Fig. 25 und Fig. 25A gezeigt, nach Bildung der Kathodenelektroden 27a auf der oberen Oberfläche der Kondensatorelemente 24a und der Bildung einer Anodenelektrode 28a auf einer unteren Oberfläche der Mutterplatte 11a die Mutterplatte 11a und die Abdeckharzschicht 25a entlang der jeweiligen Schneidelinien 13a und 14 mit einem Schneider 29a herausgeschnitten, welcher bei einer hohen Geschwindigkeit rotiert.

Mit Durchführung der oben beschriebenen Arbeitsschritte können, wie in Fig. 26 und Fig. 26A gezeigt, eine Vielzahl an festen Elektrolytkondensatoranordnungen 30a aus Tantal, wovon jede eine Struktur hat, die ähnlich zu der der ersten Ausführungsform ist, gleichzeitig aus einer einzigen Mutterplatte hergestellt werden.

Zusätzlich ist es in der zweiten Ausführungsform notwendig, da die Tantalmutterplatte 11a benutzt wird,

welche verschieden zu der ersten Ausführungsform ist, die metallischen Kontaktschichten 18 aus Tantal und die Dünnschichten aus Tantalsilizid aus Unterschichten zu bilden und es ist möglich, die Oberfläche selbst von der Mutterplatte 11a als die Kontaktoberflächen 18a zu benutzen.

Zusätzlich können in diesem Fall die Isolationsschichten 15 oder 15a ähnlich zu der ersten Ausführungsform oder der zweiten Ausführungsform auf der leitenden keramischen Mutterplatte gebildet werden.

Weiterhin kann in einer dritten Ausführungsform, die in Fig. 27 bis Fig. 31A gezeigt wird, durch Benutzen einer Mutterplatte, die aus einem Material, wie Silizium, Tantal leitendem Keramik usw. besteht, die eine elektrische Leitfähigkeit von zumindest in Richtung der Dicke haben, eine feste Elektrolytkondensatoranordnung 30b aus Tantal, welche mit einer Vielzahl von Kondensatorelementen ausgestattet ist, und welche eine größere Kapazität im Vergleich zu der ersten und der zweiten Ausführungsform hat, hergestellt werden.

Insbesondere wie in den Fig. 27, 27A und 27B gezeigt, werden, nachdem ein Isolationsfilm 15b auf einer oberen Oberfläche der Mutterplatte 11b gebildet wird, eine Vielzahl von (2) in dieser Ausführungsform Kontaktlöchern 16b auf dem Isolationsfilm 15b an jedem Teil, das mit den jeweiligen Substraten 12b korrespondiert, gebildet. Weiterhin werden die Füllungsdurchgangslöcher 32 auf der Mutterplatte 11b an Positionen gebildet, die in den Kontaktlöchern 16b von jedem der Substrate 11b beinhaltet sind.

Als nächstes werden, wie in Fig. 28 und in Fig. 28A gezeigt, nachdem ein Film 33 auf einer unteren Oberfläche der Mutterplatte 11b angehaftet wird, um so die Füllungsdurchgangslöcher 32 abzudichten, die jeweiligen Chips 21b in einer Weise, die ähnlich zu der Weise der ersten Ausführungsform ist, durch Feststampfen des Tantalpulvers auf der Mutterplatte 11b gebildet. Durch Bilden der Chips 21b wird das Tantalpulver in jedes der Füllungsdurchgangslöcher 32 gefüllt. Der Film 33 wird entfernt, nachdem die Chips 21b gebildet sind.

Die Arbeitsschritte, die in nachfolgend zu den oben beschriebenen Arbeitsschritten durchgeführt werden, sind Arbeitsschritte, die ähnlich zu denen der oben beschriebenen ersten Ausführungsform oder der zweiten Ausführungsform sind. Wie in Fig. 29 und in Fig. 29A gezeigt, beinhalten diese Arbeitsschritte einen Sinterschritt der jeweiligen Chips 21b, einen Bildungsschritt, der die dielektrischen Filme 22b für die jeweiligen Chips 21b, einen Bildungsschritt der festen Elektrolytschichten 23b und einen Schritt zum Bilden einer Abdeckgraphitschicht, wodurch die Kondensatorelemente 24b vervollständigt werden.

Weiterhin werden, wie in Fig. 30 und Fig. 30A gezeigt, nachdem ein Bildungsschritt von einer Abdeckharzschicht 25b, ein Bildungsschritt der Kathodenelektroden 27b und ein Bildungsschritt einer Anodenelektrode 28b durchgeführt wurden, die Mutterplatte 11b und die Abdeckharzschicht 25b durch einen Schneider 29b geschnitten, der mit einer Hochgeschwindigkeit entlang der jeweiligen Schnittlinien 13b und 14b rotiert.

Deshalb können aus der einzelnen Mutterplatte 11b eine Vielzahl an festen Elektrolytkondensatoranordnungen 30b aus Tantal, wovon jede die Struktur hat, die in Fig. 31 und Fig. 31A gezeigt wird, gleichzeitig hergestellt werden.

Entsprechend der 3. Ausführungsform, die oben beschrieben wird, ist es möglich, das Tantalpulver für jeden Chip 21b in jedes der Füllungsdurchgangslöcher 32,

die auf dem Substrat 21b gebildet sind, gefüllt werden, ein Volumen von jedem der Chips 21b zu erhöhen und somit jede der festen Elektrolytkondensatoranordnungen 30b aus Tantal mit einer größeren Kapazität herstellen. Weiterhin gibt es einen zusätzlichen Vorteil darin, daß eine Paarung oder Bindungsfestigkeit zwischen jeden der Chips 21b und des Substrates 12b durch einen Teil von jedem der Chips, die in jeden der Füllungsdurchgangslöcher 32 gefüllt sind, vergrößert werden kann.

In der dritten Ausführungsform können die Füllungsdurchgangslöcher 32 durch Füllungslöcher mit Boden oder Füllungsvertiefungsanteile ersetzt werden. Jedoch ist es möglich, wenn die Durchgangslöcher 32 benutzt werden, die Anodenelektrode 28b, die auf der unteren Oberfläche des Substrates 12b gebildet ist, mit dem Tantalpulver des Chips 21b direkt und sicher elektrisch zu verbinden.

Dann zeigen die Fig. 32 bis Fig. 37 eine vierte Ausführungsform entsprechend der vorliegenden Erfindung, in welcher durch Benutzen einer Mutterplatte, die aus einem Isolationsmaterial, wie Keramik hergestellt ist, eine Vielzahl von festen Elektrolytkondensatoranordnungen 30c aus Tantal, wovon jede eine große Kapazität hat, gleichzeitig hergestellt werden.

In der vierten Ausführungsform, wie in den Fig. 32 und der Fig. 32A und der Fig. 32B gezeigt, wird als erstes eine Mutterplatte 11c, die aus einem isolierenden Keramikmaterial besteht, und eine Größe hat, die gleich einer Vielzahl von Substraten 11c ist, hergestellt, und es werden Füllungsdurchgangslöcher 32a auf der Mutterplatte 11c an Positionen gebildet, die in jeder der Substrate 12c beinhaltet sind.

Als nächstes werden, wie in den Fig. 33 und der Fig. 33A gezeigt, nachdem ein Film 33a auf einer unteren Oberfläche der Mutterplatte 11c angehaftet wird, um die Füllungsdurchgangslöcher 32a abzudichten, in einer Weise in der ersten Ausführungsform, die jeweiligen Chips 21c durch Feststampfen des Tantalpulvers auf der Mutterplatte 11c gebildet. Durch Bilden der Chips 21c wird das Tantalpulver in jede der Füllungsdurchgangslöcher 32a gefüllt. Der Film 33e wird entfernt, nachdem die Chips 21c gebildet werden.

Die Arbeitsschritte, die nachfolgend zu den oben beschriebenen Arbeitsschritten durchgeführt werden, sind Arbeitsschritte, die ähnlich zu den oben beschriebenen Ausführungsformen sind. Wie in Fig. 34 und Fig. 34A gezeigt, beinhalten diese Arbeitsschritte einen Sinterschritt der jeweiligen Chips 21c, einen Bildungsschritt der dielektrischen Filme 23c für die jeweiligen Chips 21b, einen Bildungsschritt der festen elektrolytischen Schichten 23c und einen Schritt zum Bilden einer Abdeckgraphitschicht, wodurch die Kondensatorelemente 24c erhalten werden können.

Weiterhin, werden wie in Fig. 35 und Fig. 35A gezeigt, nach einem Bildungsschritt einer Abdeckharzschicht 25c, einen Bildungsschritt der Kathodenelektroden 27c und einen Bildungsschritt einer Anodenelektrode 28c, die Mutterplatte 11c und die Abdeckharzschicht 25c mit einem Schneider 29c geschnitten, der bei Hochgeschwindigkeit entlang der jeweiligen Schnittlinie 13c und 14c rotiert.

Deshalb können von der einzelnen Mutterplatte 11c eine Vielzahl an festen Elektrolytkondensatoranordnungen 30c aus Tantal, wovon jede eine Struktur, die in Fig. 36, Fig. 36A und Fig. 37 gezeigt wird, gleichzeitig hergestellt werden. In der oben beschriebenen vierten Ausführungsform kann ähnlich zu der dritten Ausfüh-

rungsform, das Tantalpulver für jeden Chip 21c innerhalb des Füllungsdurchganges 32a, das auf dem Substrat 12c gebildet ist, gefüllt wird, eine Kapazität der festen Elektrolytkondensatoranordnung aus Tantal 30c größer gemacht werden.

Zusätzlich ist es in einer vierten Ausführungsform möglich, daß das Substrat 12c aus dem Isolationsmaterial, wie Keramik, hergestellt ist, sogar wenn keine weitere Isolationsschicht auf dem Substrat 12c gebildet ist, sicher die Anodenelektrode und die Kathodenelektrode des Kondensatorelementes 24d elektrisch zu isolieren. Deshalb gibt es im Vergleich zu einem Fall, worin das Substrat 12d aus einem leitenden Material hergestellt ist, darin ein Vorteil, daß es möglich ist, Kosten und Gewicht zu reduzieren.

In einer vierten Ausführungsform ist es möglich, daß das Substrat 12c aus einem Isolationsmaterial, wie Keramik, hergestellt ist, die feste Elektrolytkondensatoranordnung 30c aus Tantal zu variieren oder zu modifizieren, wie es im folgenden ausgeführt wird.

Insbesondere, wie in Fig. 38 und 38A gezeigt, ist es durch Aufteilen der Anodenelektrode, die auf der unteren Oberfläche des Substrates 12c gebildet ist, in zwei diskrete Anodenelektroden 28c' für die jeweiligen Kondensatorelemente 24c, wie in einer äquivalenten Schaltung von Fig. 39 gezeigt, möglich, die Struktur zu erhalten, daß das Kondensatorelement 24c zwischen jedem der zwei Anodenelektroden 28c' und jedem der zwei Kathodenelektroden 27c angeordnet ist.

Weiterhin, wie in Fig. 40 und Fig. 40A gezeigt, ist es möglich, zusätzlich zu dem, daß die Anodenelektrode, die auf der unteren Oberfläche des Substrates 12c gebildet ist, in zwei diskrete Anodenelektroden 28c' für die Kondensatorelemente 24c aufgeteilt wird, wenn die Kathodenelektroden, die auf den freigelegten Anteilen der festen Elektrolytschichten 23c der Kondensatorelemente 24c gebildet sind, als eine einzelne gemeinsame Kathodenelektrode 27c' gebildet werden, welche gleichzeitig elektrisch leitend zu den Kondensatorelementen 24c ist, wie es in einer äquivalenten Schaltung von Fig. 41 gezeigt wird, eine Struktur zu erhalten, die eine Vielzahl von Kondensatorelementen 24c zwischen den zwei Anodenelektroden 28c' und der einzelnen Kathodenelektrode 27c' und parallel zueinander angeordnet hat.

Weiterhin ist es möglich, wie in Fig. 42 und Fig. 42A gezeigt wird, durch verändernde Kathodenelektroden, die auf den freigelegten Anteilen der festen Elektrolytschichten 23c der Kondensatorelemente 24c gebildet sind, in eine einzelne gemeinsame Kathodenelektrode 27c', welche gleichzeitig elektrisch mit den jeweiligen Kondensatorelementen 24c elektrisch verbunden ist, wie es durch eine äquivalente Schaltung in Fig. 43 gezeigt wird, eine Struktur zu erhalten, worin eine Vielzahl von Kondensatorelementen 24c parallel zueinander zwischen der einzelnen Anodenelektrode 28c und der einzelnen Kathodenelektrode 27c' angeordnet sind.

Zusätzlich wurden in den oben beschriebenen Ausführungsformen, Beispielen der festen Elektrolytkondensatoranordnung, die zwei Kondensatorelemente hat, beschrieben. Jedoch ist die vorliegende Erfindung nicht darauf begrenzt und kann auf einen Fall angewendet werden, worin eine feste Elektrolytkondensatoranordnung aus zwei oder mehreren Kondensatorelementen aufgebaut ist. Obwohl die vorliegende Erfindung im Detail beschrieben und dargestellt worden ist, ist es deutlich zu verstehen, daß dieselbige mit Hilfe von Darstellungen und Beispielen nur durchgeführt wurde und nicht einschränkend zu sehen ist, wobei der geisende

Umfang der vorliegenden Erfindung nur durch die Begriffe der beigefügten Zeichnungen begrenzt wird.

Patentansprüche

1. Feste Elektrolytkondensatoranordnung, gekennzeichnet durch:

ein Substrat, das eine obere und eine untere Oberfläche hat;

eine Vielzahl von Chips, die auf der oberen Oberfläche des Substrates mit einem Abstand angeordnet sind, wobei die Chips durch Sintern von metallischen Pulvern gebildet werden;

eine Vielzahl an festen Elektrolytschichten, die auf den Oberflächen der Vielzahl von Chips gebildet sind und elektrisch von dem metallischen Pulver isoliert sind, wobei die Vielzahl an festen Elektrolytschichten unabhängig voneinander sind;

eine Abdeckharzschicht, welche die Vielzahl an Chips in einer Weise abdeckt, daß die jeweiligen Anteile von der Vielzahl der festen Elektrolytschichten freigelegt werden;

mindestens eine Kathodenelektrode, die auf der Abdeckharzschicht gebildet ist und die elektrisch mit dem jeweiligen freigelegten Anteilen der Vielzahl an elektrolytischen Schichten elektrisch verbunden ist; und

mindestens eine Anodenelektrode, die auf der unteren Oberfläche des Substrates gebildet ist und elektrisch mit dem metallischen Pulver der Vielzahl an Chips verbunden ist.

2. Kondensatoranordnung nach Anspruch 1, gekennzeichnet dadurch, daß jeder Chip eine Seitenoberfläche und eine obere Oberfläche hat und jede der festen elektrolytischen Schichten auf der Seitenoberfläche und der oberen Oberfläche von jedem der Vielzahl der Chips gebildet ist, und die Abdeckharzschicht in einer solchen Weise gebildet ist, daß ein Teil der oberen Oberfläche und der Seitenoberfläche von jedem Chip abgedeckt ist.

3. Kondensatoranordnung nach Anspruch 2, gekennzeichnet dadurch, daß das Substrat eine elektrische Leitfähigkeit hat zumindest in eine Richtung der Dicke hat, und die Anodenelektrode mit dem metallischen Pulver durch die elektrische Leitfähigkeit des Substrates verbunden ist, wobei die Kondensatoranordnung weiterhin eine Isolationsschicht umfaßt, welche die Seitenoberflächen der Chips auf dem Substrat umgibt, und das Substrat von den festen elektrolytischen Schichten elektrisch isoliert.

4. Kondensatoranordnung nach Anspruch 1, gekennzeichnet dadurch, daß das Substrat eine elektrische Leitfähigkeit zumindest in Richtung der Dicke hat und die Anodenelektrode mit dem metallischen Pulver durch die elektrische Leitfähigkeit des Substrates verbunden ist.

5. Kondensatoranordnung nach Anspruch 4, gekennzeichnet durch die Kontaktschichten, wovon jede zwischen einer oberen Oberfläche des Substrates und jedem Chip angeordnet ist, und elektrisch das Substrat mit jedem der Chips verbindet.

6. Kondensatoranordnung nach Anspruch 5, gekennzeichnet dadurch, daß die Kontaktschichten metallische Kontaktschichten beinhalten, wobei die Kondensatoranordnung weiterhin die Diffusionsverhinderungsschichten umfaßt, wovon jede zwischen dem Substrat und jedem der metallischen

Kontaktschichten angeordnet ist und eine metallische Komponente der metallischen Kontaktschicht davon abhält, in das Substrat zerstreut zu werden.

7. Kondensatoranordnung nach Anspruch 5 oder 6, gekennzeichnet durch eine Isolationsschicht, die zwischen dem Substrat und den Kontaktschichten angeordnet ist und Kontaktlöcher umfaßt, die auf der Isolationsschicht gebildet sind, durch welche die Kontaktschichten mit dem Substrat verbunden werden.

8. Kondensatoranordnung nach Anspruch 1, gekennzeichnet durch eine Vielzahl von Vertiefungsanteilen, die auf dem Substrat gebildet sind, worin die unteren Anteile der Vielzahl von Chips jeweils in die Vertiefungsanteile eingebettet werden.

9. Kondensatoranordnung nach Anspruch 8, gekennzeichnet dadurch, daß das Substrat eine elektrische Leitfähigkeit zumindest in Richtung der Dicke hat, und die Anodenelektrode mit dem metallischen Pulver durch die elektrische Leitfähigkeit des Substrates verbunden ist.

10. Kondensatoranordnung nach Anspruch 8, gekennzeichnet dadurch, daß jede der Vielzahl von Vertiefungsanteilen ein Durchgangsloch beinhaltet, das von der oberen Oberfläche zu der unteren Oberfläche des Grades durchläuft, wodurch der untere Anteil von jedem der Vielzahl der Chips an der unteren Oberfläche des Substrates freigelegt wird, um direkt mit der Anodenelektrode verbunden zu werden.

11. Kondensatoranordnung nach Anspruch 10, gekennzeichnet dadurch, daß das Substrat aus einem isolierenden Material hergestellt ist.

12. Verfahren zur Herstellung von festen Elektrolytkondensatoranordnungen, gekennzeichnet durch die Schritte:

(a) Herstellen einer Mutterplatte, die ein Gebiet hat, aus welchem eine Vielzahl an Substraten herausgeschnitten werden kann;

(b) jeweiliges Bilden einer Vielzahl von Chips auf der Vielzahl an Substraten, die in der Mutterplatte beinhaltet sind, wobei jeder Chip durch Sintern durch metallisches Pulver gebildet wird;

(c) Bilden einer Vielzahl von festen elektrolytischen Schichten auf den Oberflächen der Vielzahl von Chips jeweils, in einer Weise, daß jede der festen Elektrolytschichten elektrisch von den metallischen Pulvern isoliert ist, wobei die Vielzahl von festen Elektrolytschichten unabhängig von einander sind;

(d) Bilden einer Abdeckharzschicht, welche die Vielzahl von Chips in einer Weise abdeckt, daß Anteile der Vielzahl der festen Elektrolytschichten freigelegt sind;

(e) Bilden von mindestens einer Kathodenelektrode auf der Abdeckungsharzschicht, wobei die Kathodenelektrode elektrisch mit jedem der Vielzahl von festen elektrolytischen Schichten verbunden ist;

(f) Bilden von mindestens einer Anodenelektrode auf einer unteren Oberfläche der Mutterplatte, wobei die Anodenelektrode elektrisch mit dem metallischen Pulver von jedem der Vielzahl an Chips verbunden ist; und

(g) Ausschneiden der Vielzahl von Substraten aus der Mutterplatte.

13. Herstellungsverfahren nach Anspruch 12, worin

der Schritt (b) beinhaltet:

(b-1) Anordnen eines Rahmens, in welchem eine Vielzahl von Füllungsabständen jeweils auf der Vielzahl der Substrate auf der Mutterplatte gebildet werden;

(b-2) Füllen des metallischen Pulvers in jeden der Vielzahl der Füllungsabstände;

(b-3) Entfernen des Rahmens; und

(b-4) Sintern des gefüllten metallischen Pulvers.

14. Herstellungsverfahren nach Anspruch 13, worin der Schritt (a) beinhaltet:

(a-1) Herstellen einer Mutterplatte, die eine elektrische Leitfähigkeit von zumindest in Richtung der Dicke hat, wobei das Verfahren weiterhin vor dem Schritt (b) umfaßt die Schritte des (f) Bildens einer Isolationsschicht, auf welcher eine Vielzahl von Kontaktlöchern an Positionen, die jeweils mit jeder der Vielzahl der Substrate auf der Mutterplatte korrespondieren, gebildet werden, und (i) Bilden einer Vielzahl von Kontaktschichten auf der Isolationsschicht, welche mit der Vielzahl der Substrate über die Kontaktlöcher jeweils verbunden ist und in dem Schritt (b-2) wird das metallische Pulver auf die Vielzahl der Kontaktschichten gefüllt.

15. Herstellungsverfahren nach Anspruch 14, worin der Schritt (i) die Schritte des (i-1) Bildens einer Vielzahl von Diffusionsverhinderungsschichten auf der Vielzahl von Substraten vor dem Bilden der Vielzahl von Kontaktschichten, und (i-2) des Bildens der Vielzahl von Kontaktschichten, die aus metallischem Material bestehen, auf der Vielzahl von Diffusionsverhinderungsschichten beinhaltet.

16. Herstellungsverfahren nach Anspruch 13, worin der Schritt (a) einen Schritt (a-1) zum Herstellen einer Mutterplatte, auf welcher ein Füllungsvertiefungsanteil an einer Position gebildet wird, die gleich mit jedem der Vielzahl von Substraten ist beinhaltet und in dem Schritt (b-2) das metallische Pulver in den Füllungsvertiefungsanteil und dem Füllungszwischenraum gefüllt wird.

17. Herstellungsverfahren nach Anspruch 16, worin der Schritt (a-1) einen Schritt (a-11) zum Herstellen einer Mutterplatte, in welcher ein Durchgangsloch an einer Position gebildet wird, die gleich mit jeder der Vielzahl von Substraten ist, beinhaltet und der Schritt (b-2) die Schritte des (b-1) Abdichtens eines unteren Anteiles des Durchgangsloches durch eine Lage, (b-22) des Füllens des metallischen Pulvers des Durchgangsloches und den Füllungsabstand, und (b-23) des Entferns der Lage beinhaltet und in dem Schritt (f) die Anodenelektrode in einer Weise gebildet wird, daß die Anodenelektrode direkt mit der Vielzahl der Chips verbunden ist, welche an der unteren Oberfläche der Vielzahl von Durchgangslöchern freigelegt sind.

18. Herstellungsverfahren nach Anspruch 17, worin in dem Schritt (a) eine Mutterplatte, die aus isolierendem Material besteht, hergestellt wird.

19. Herstellungsverfahren nach Anspruch 17, worin in dem Schritt (a) eine Mutterplatte, die eine elektrische Leitfähigkeit von zumindest in Richtung der Dicke hat, hergestellt wird.

Hierzu 29 Seite(n) Zeichnungen

- Leerseite -

FIG.5

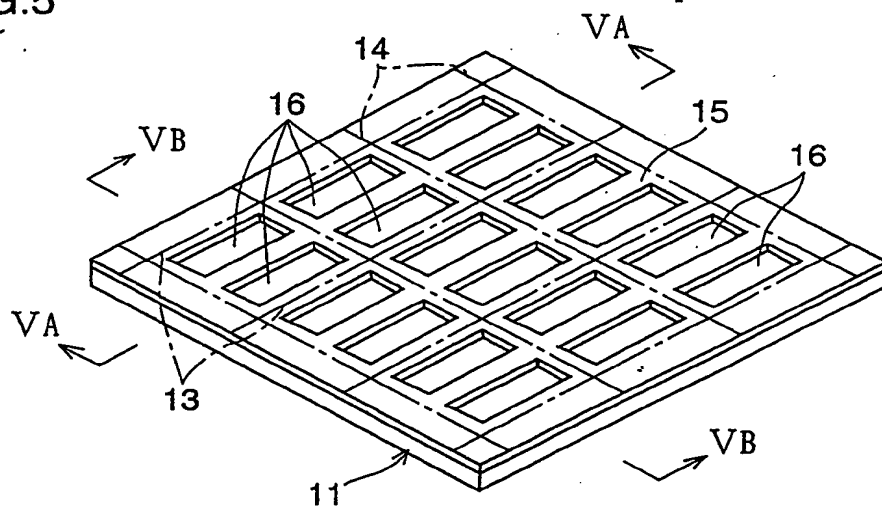


FIG.5A

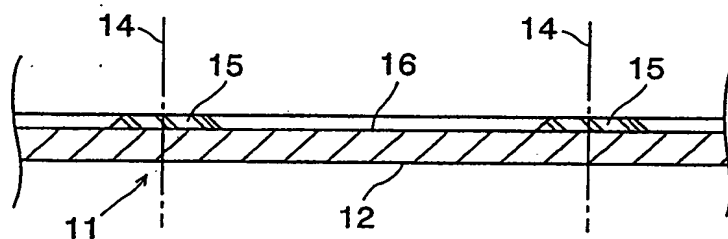


FIG.5B

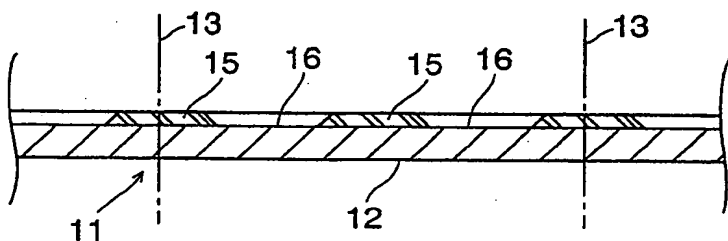


FIG.1

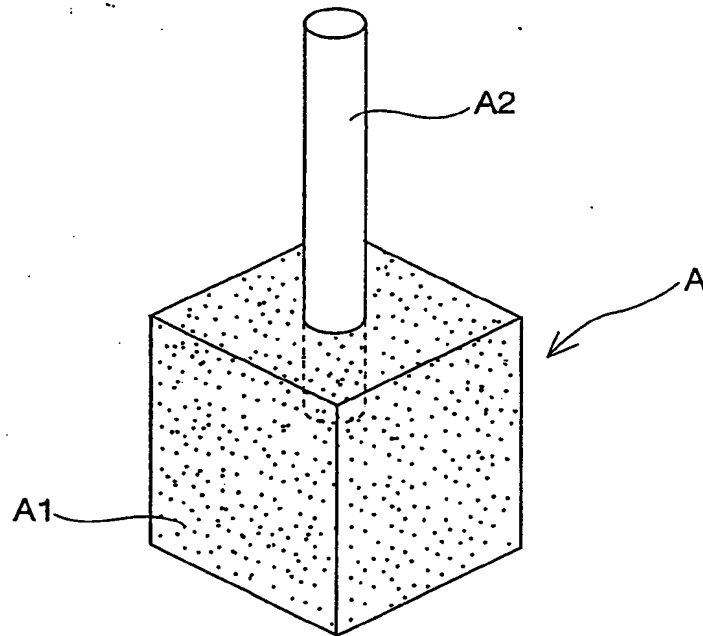


FIG.2

PRIOR ART

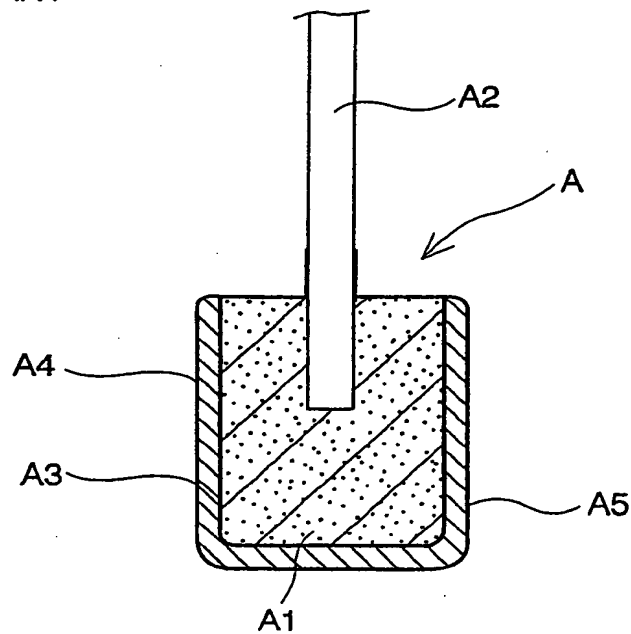


FIG.3

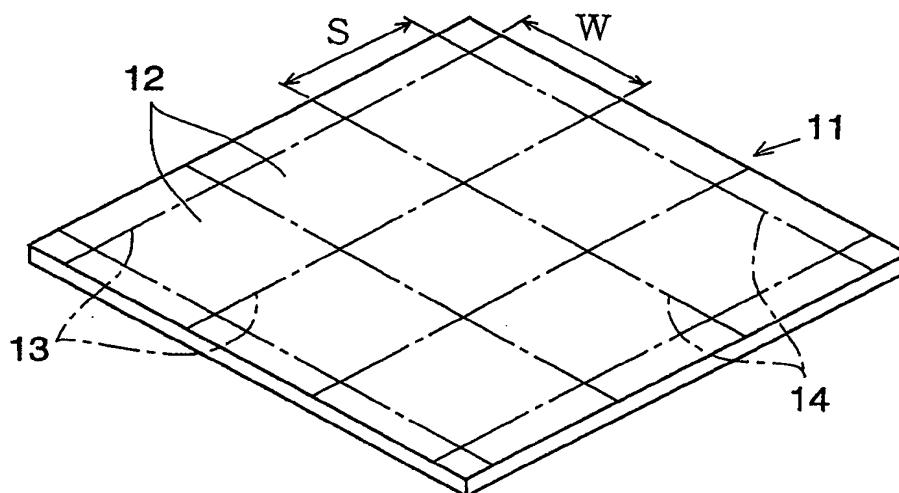


FIG.4

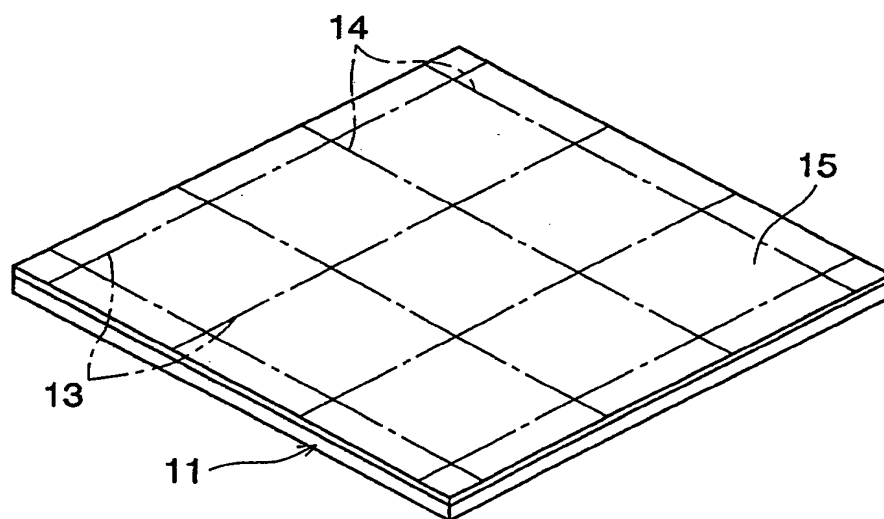


FIG.6

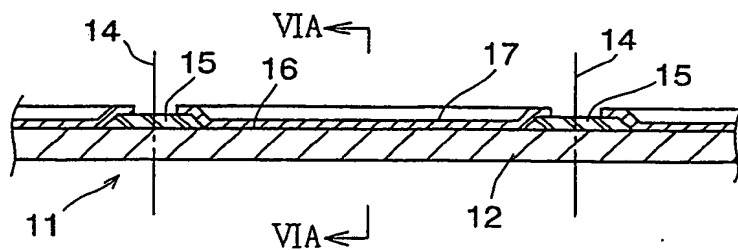


FIG.6A

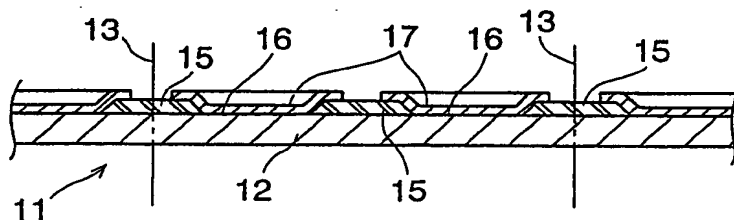


FIG.7

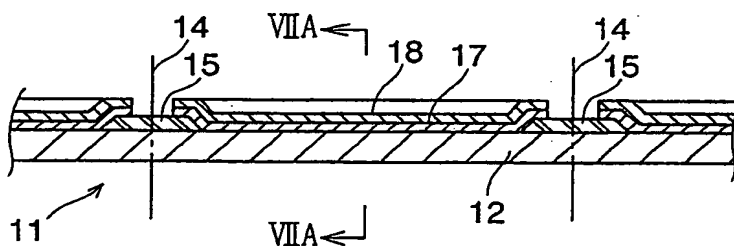


FIG.7A

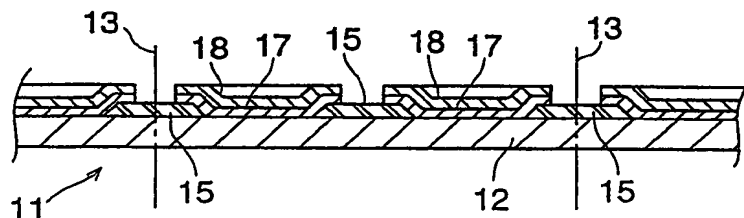


FIG.8

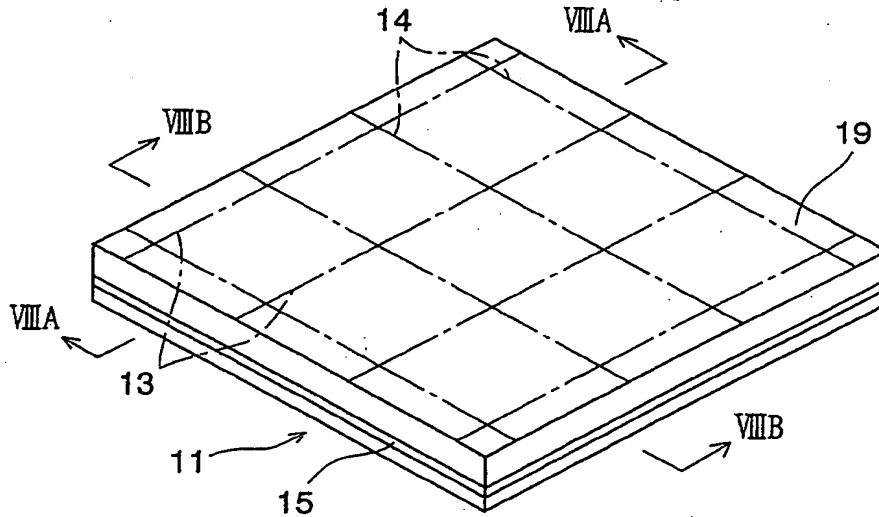


FIG.8A

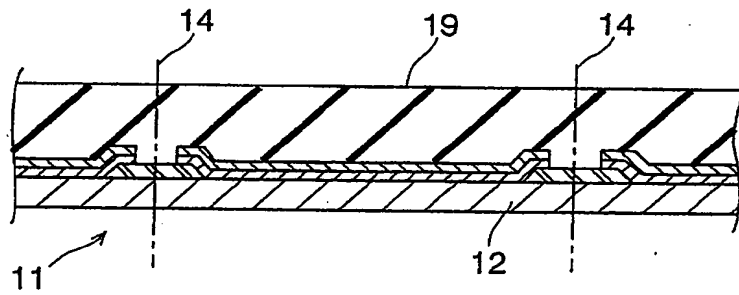


FIG.8B

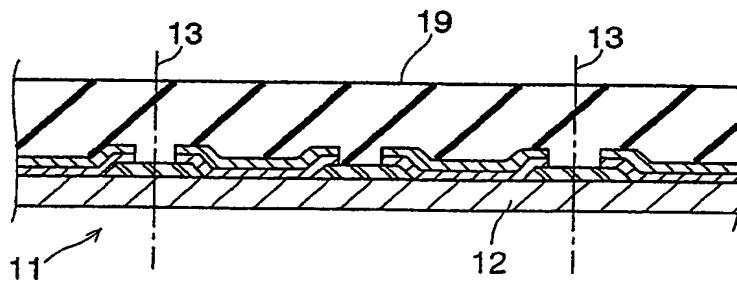


FIG.9

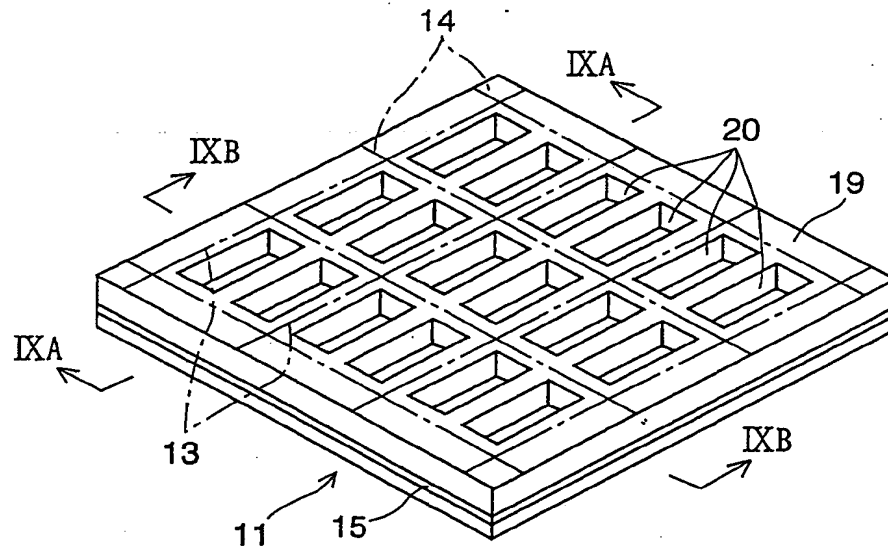


FIG.9A

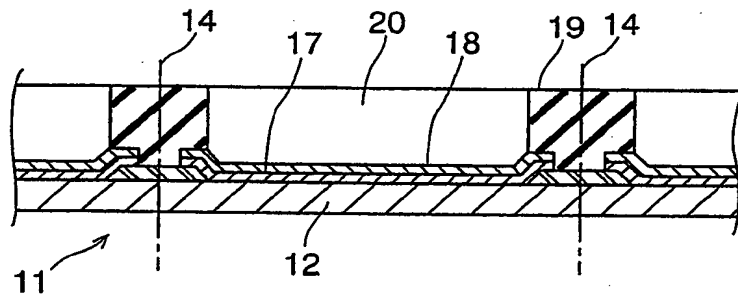


FIG.9B

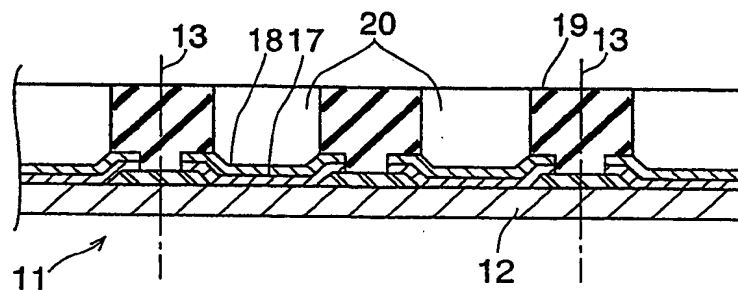


FIG.10

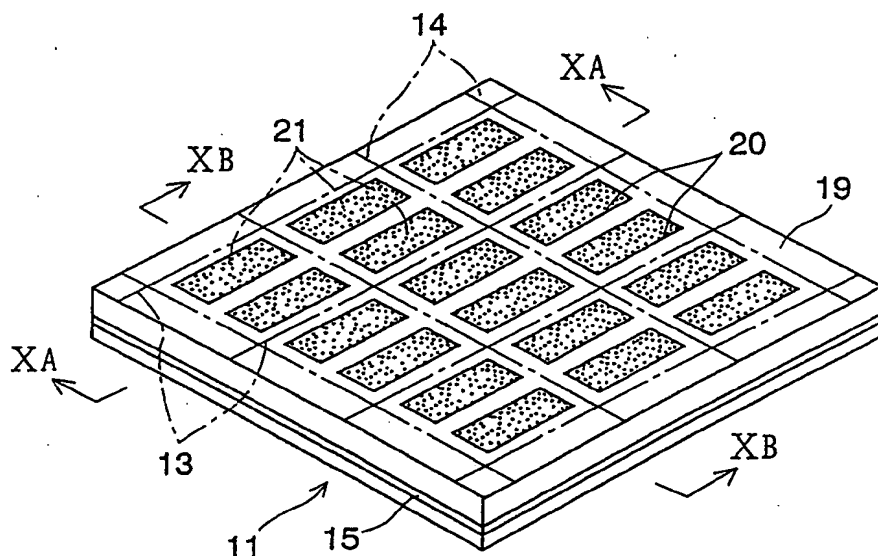


FIG.10A

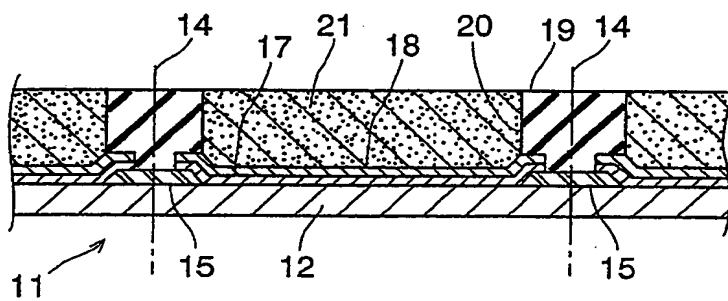


FIG.10B

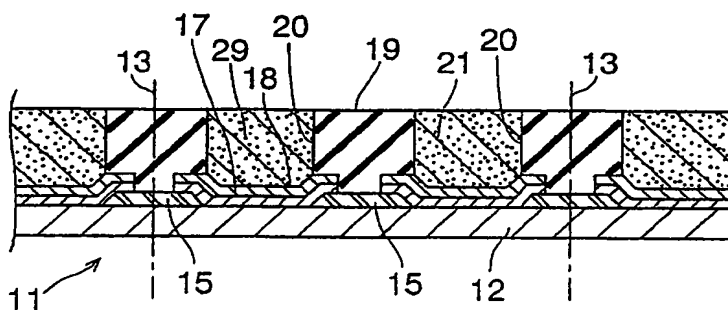


FIG.11

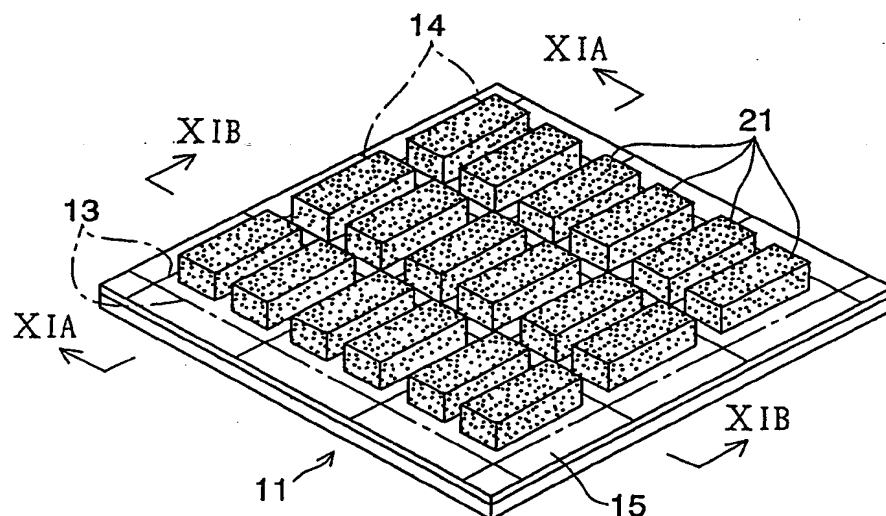


FIG.11A

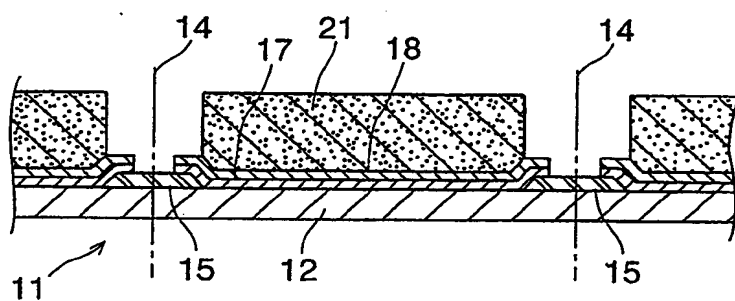


FIG.11B

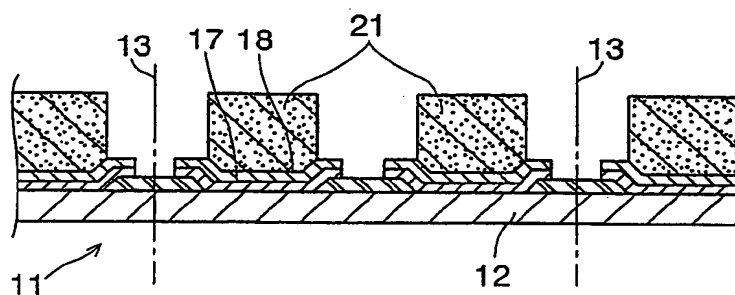


FIG.12

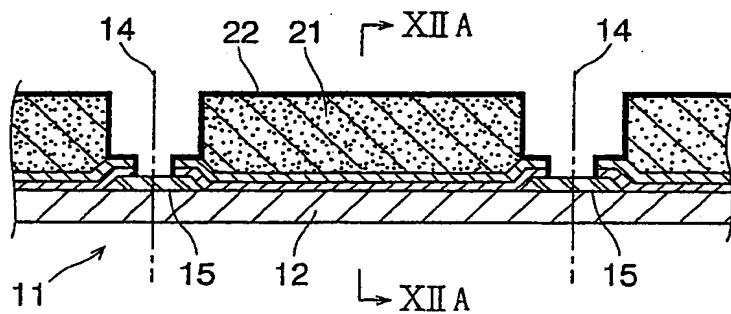


FIG.12A

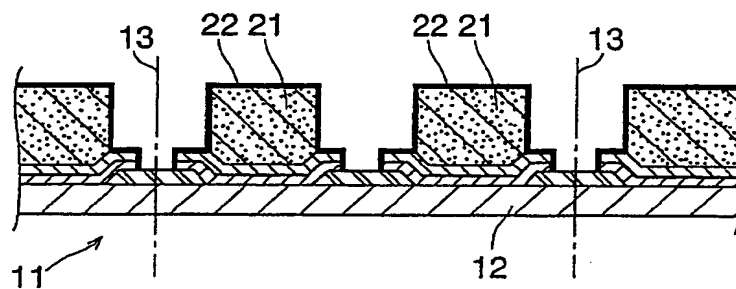


FIG.13

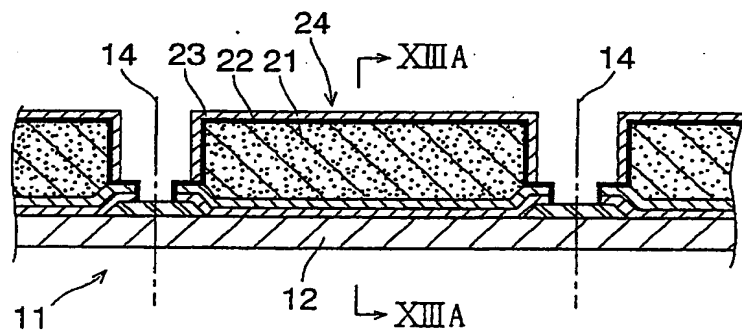


FIG. 13A

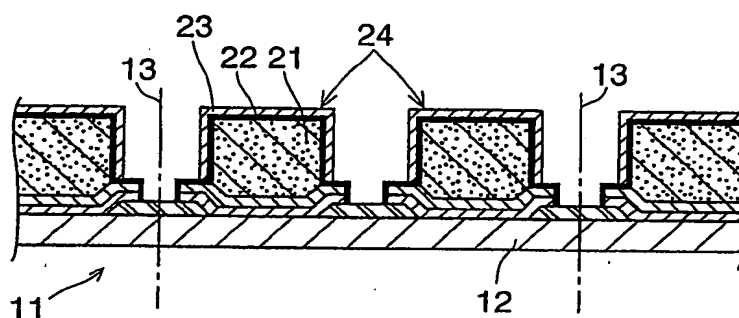


FIG.14

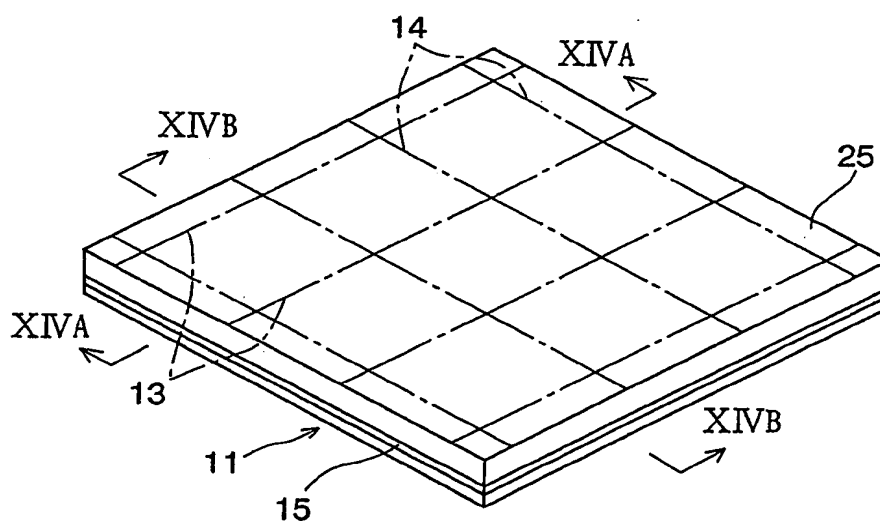


FIG. 14A

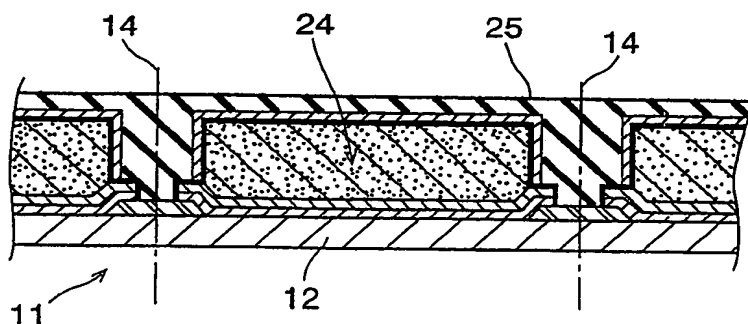


FIG.14B

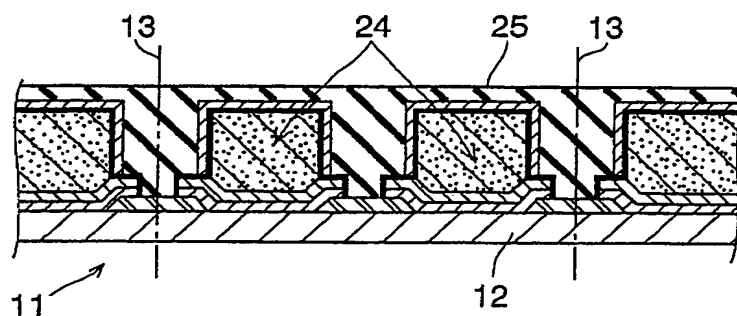


FIG.15

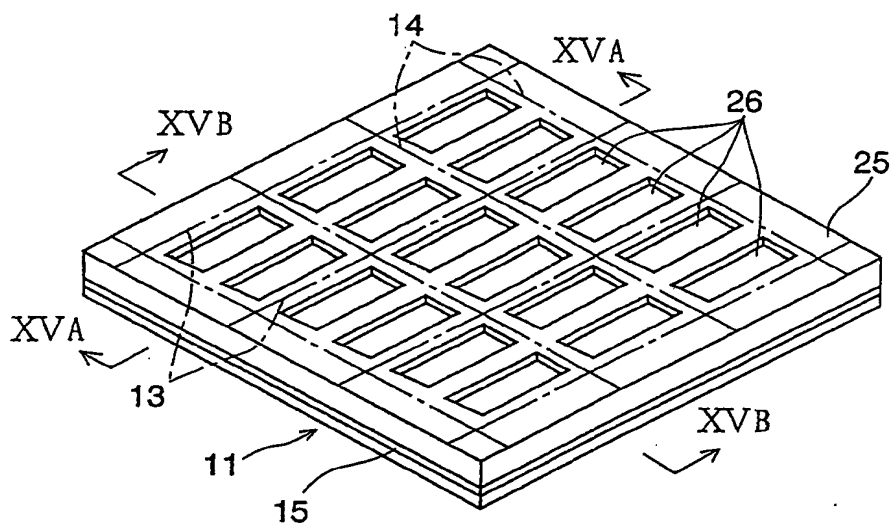


FIG.15A

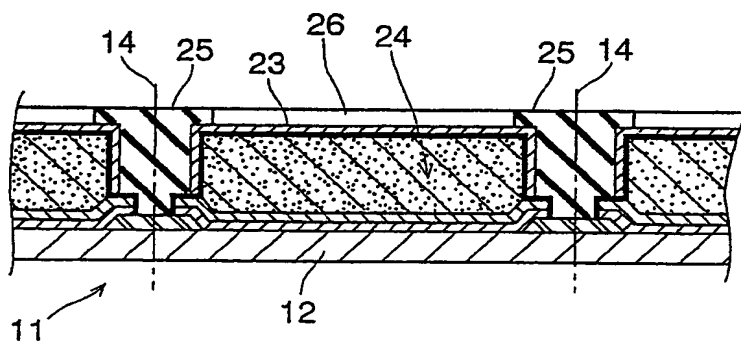


FIG. 15B

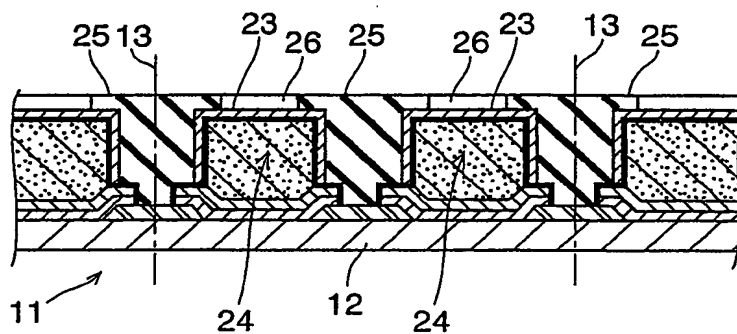


FIG.16

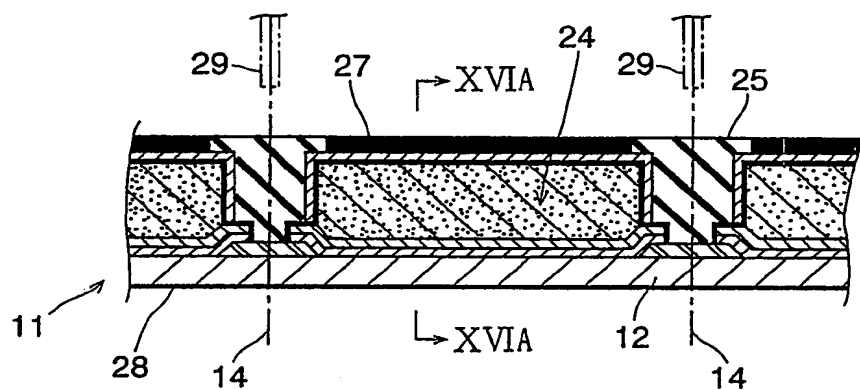


FIG. 16A

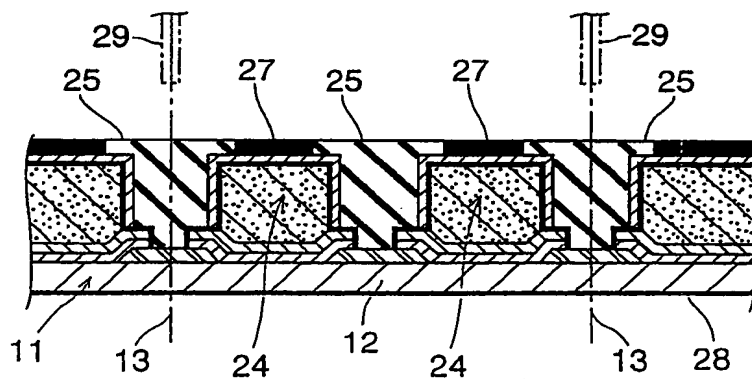


FIG.17

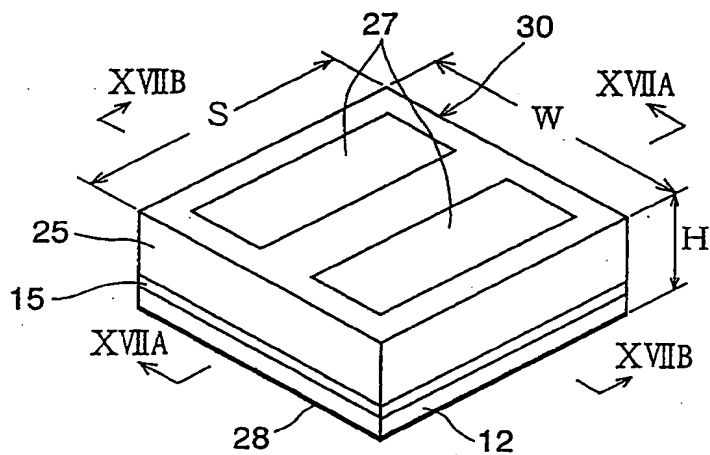


FIG.17A

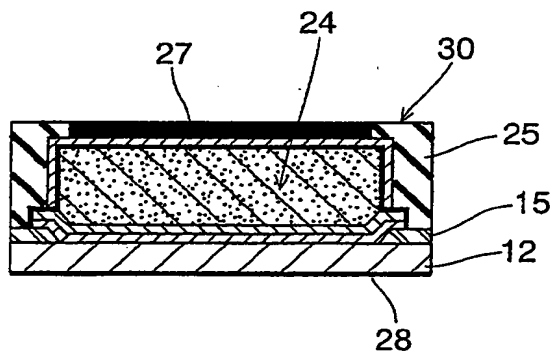


FIG.17B

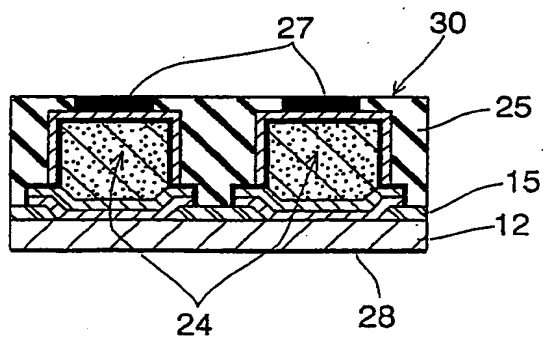


FIG.18

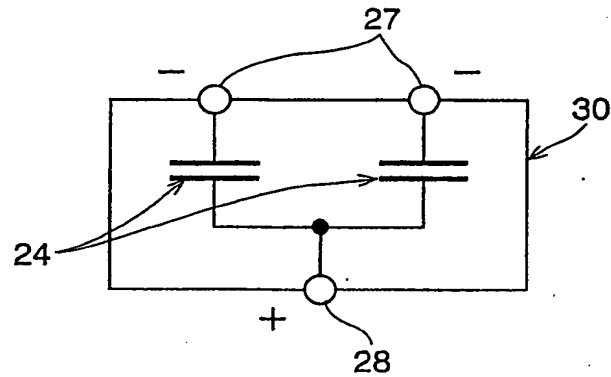


FIG.19

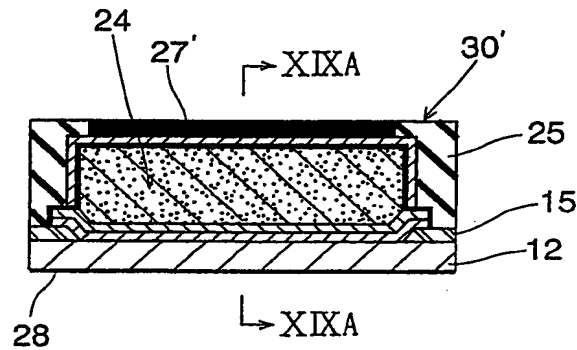


FIG.19A

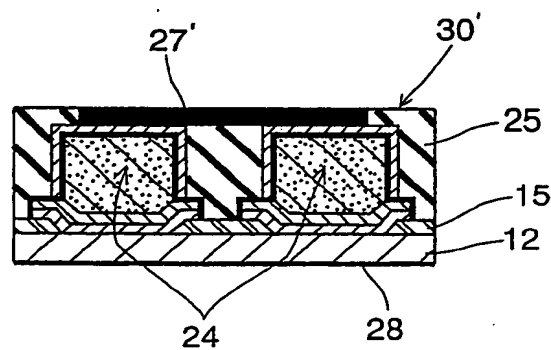


FIG.20

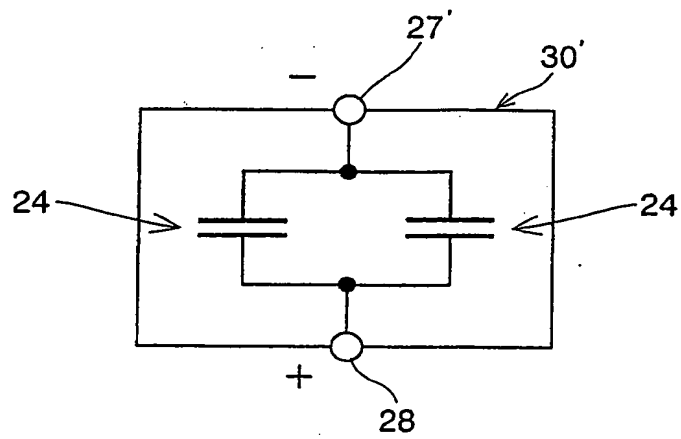


FIG.21

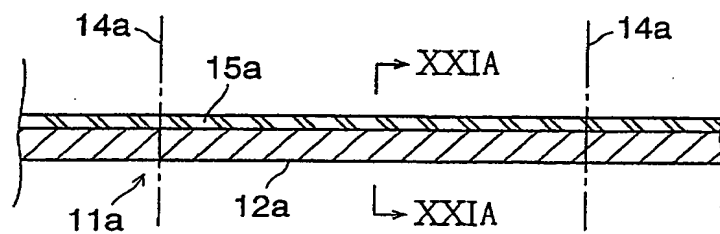


FIG.21A

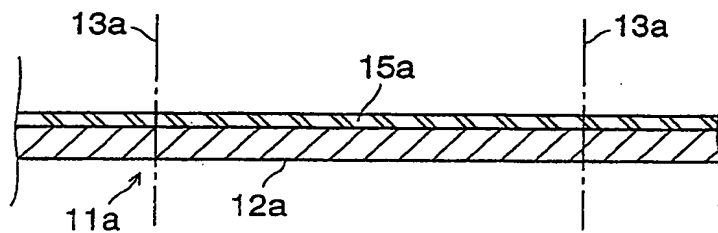


FIG.22

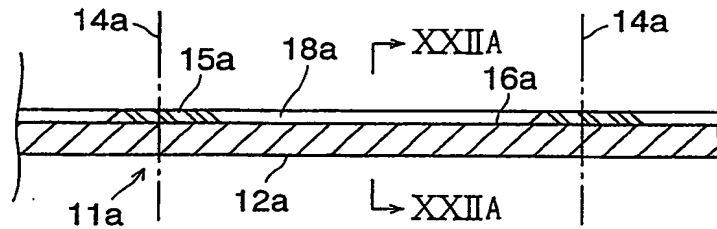


FIG.22A

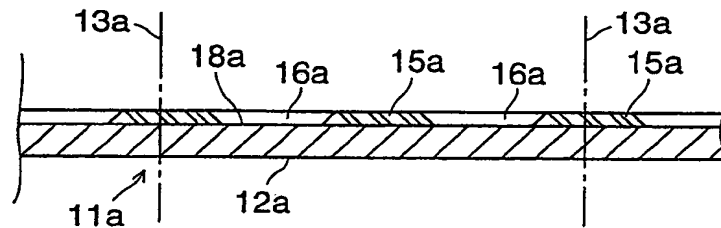


FIG.23

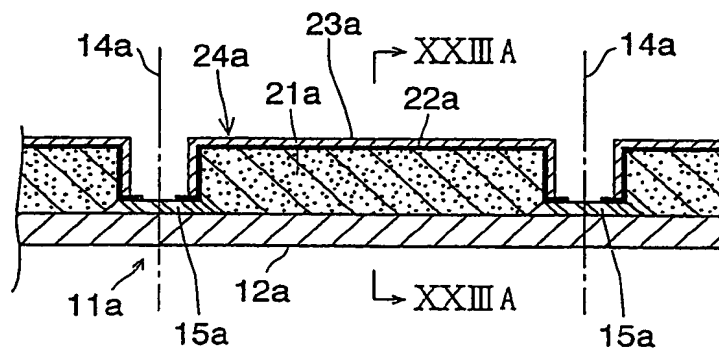


FIG.23A

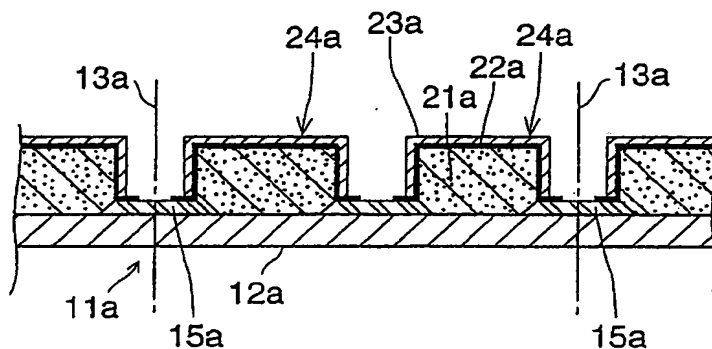


FIG.24

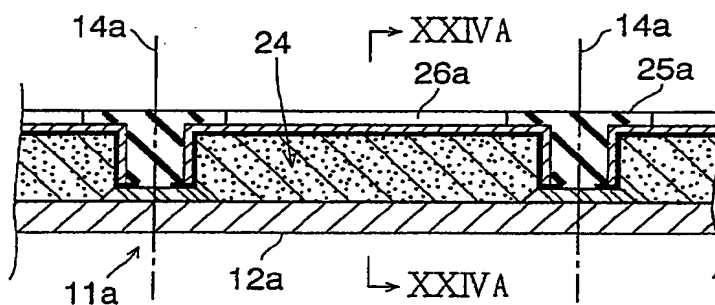


FIG.24A

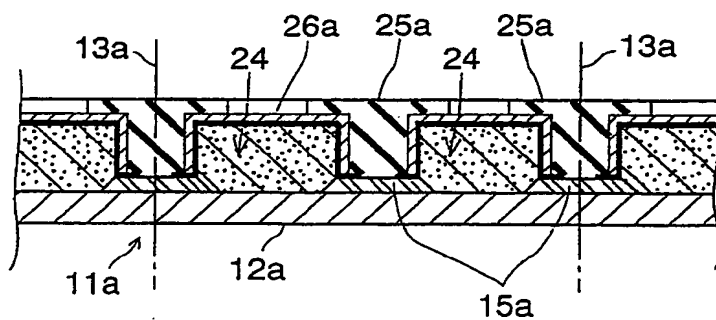


FIG.25

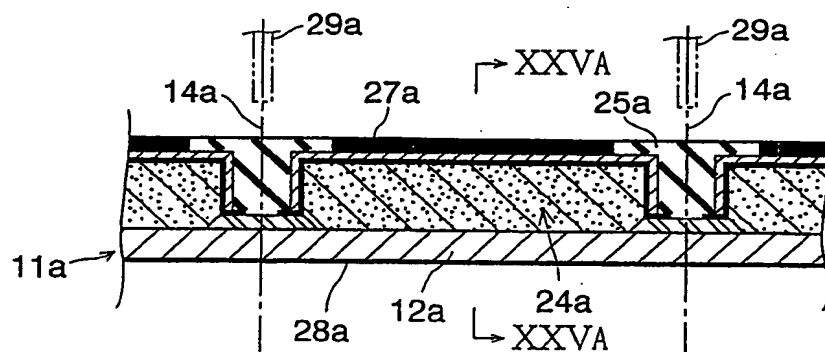


FIG.25A

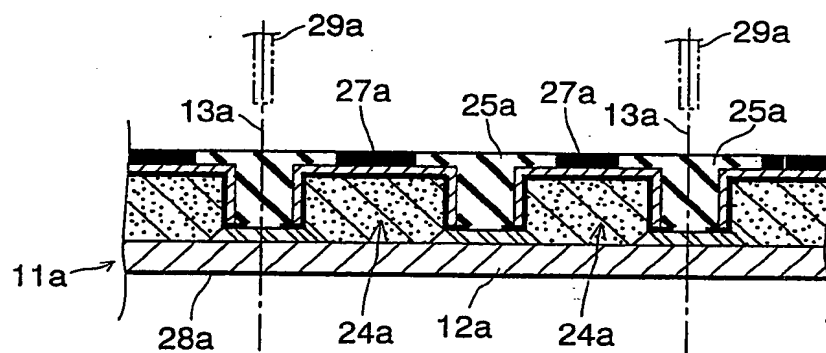


FIG.26

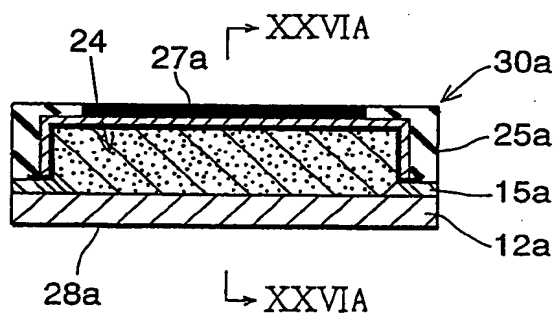


FIG.26A

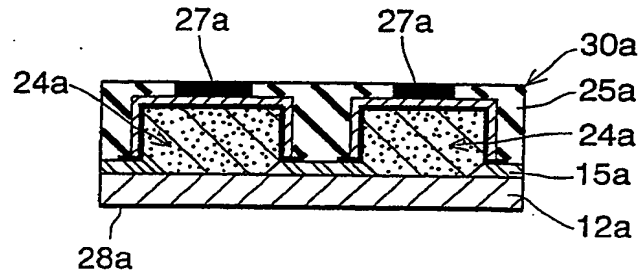


FIG.27

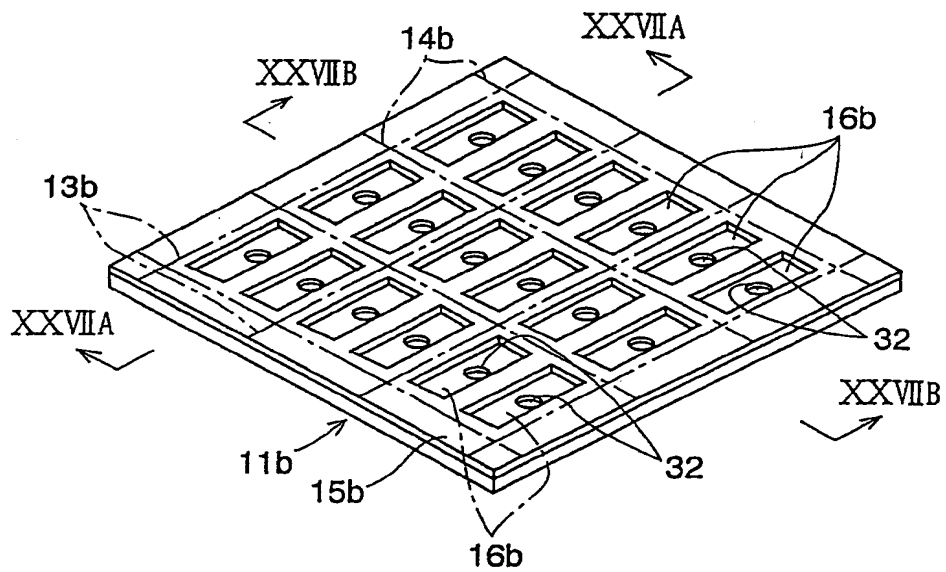


FIG.27A

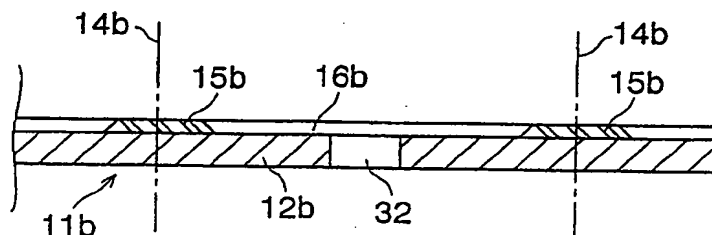


FIG.27B

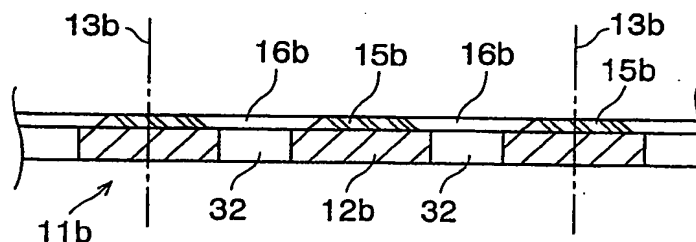


FIG.28

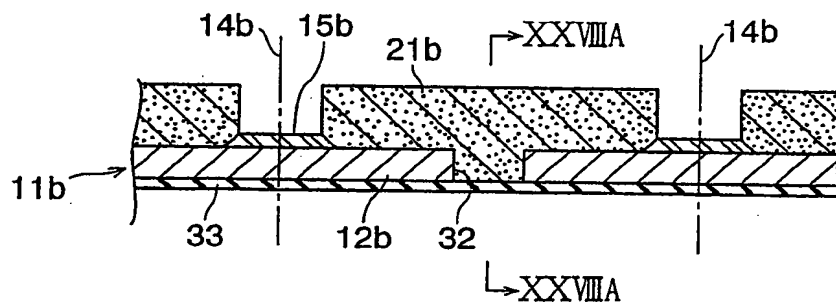


FIG.28A

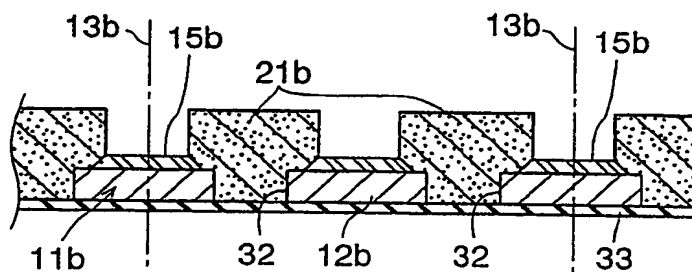


FIG.29

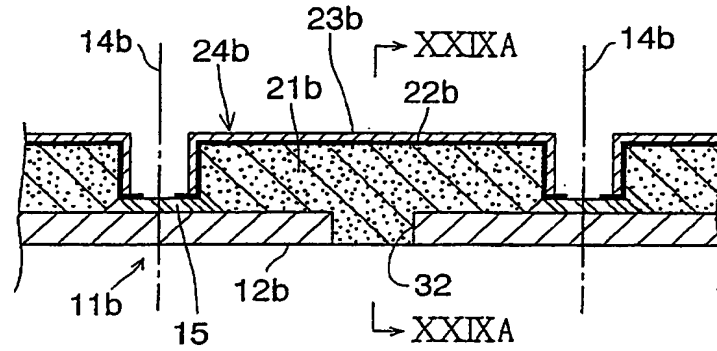


FIG.29A

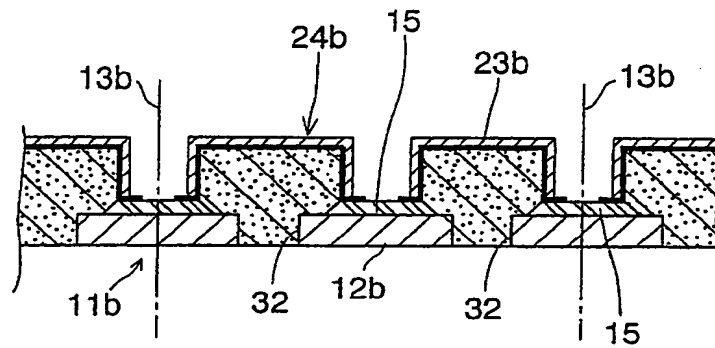


FIG.30

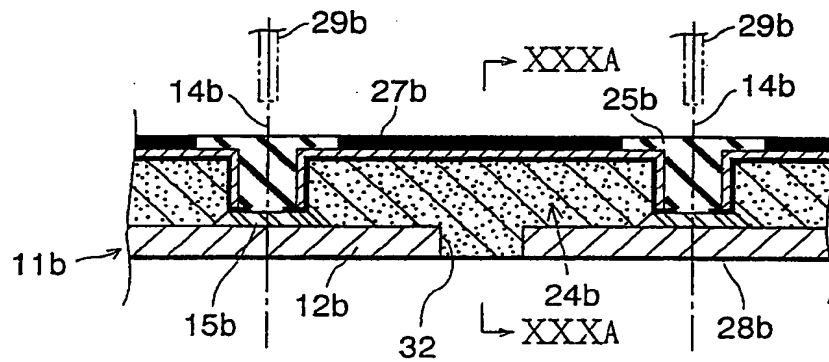


FIG.30A

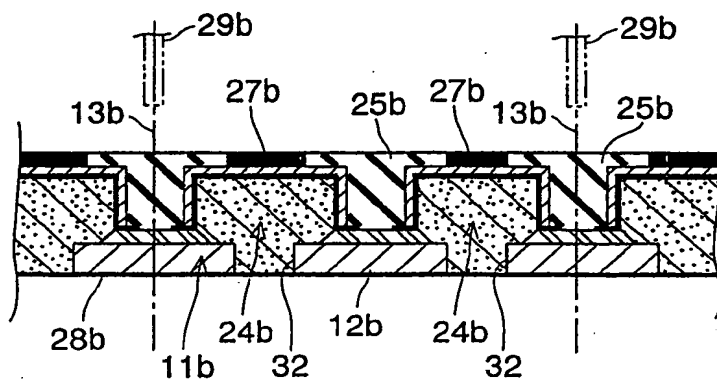


FIG.31

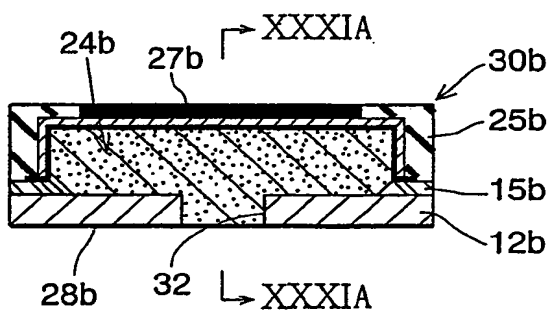


FIG.31A

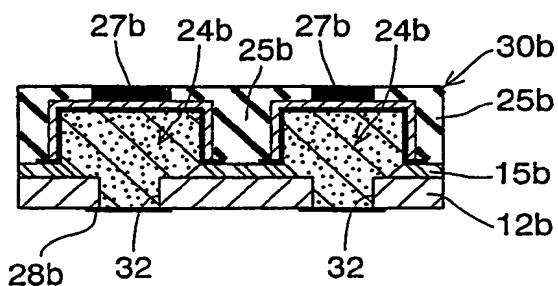


FIG.32

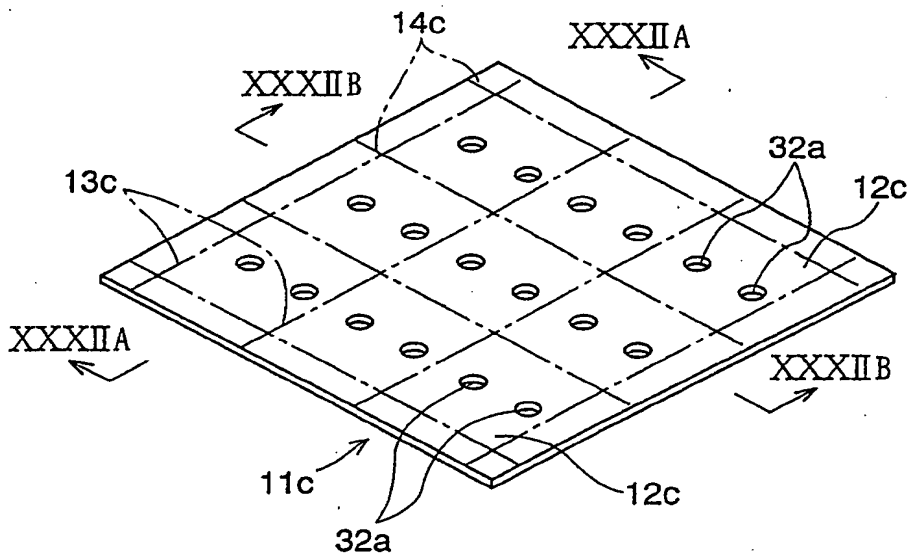


FIG.32A

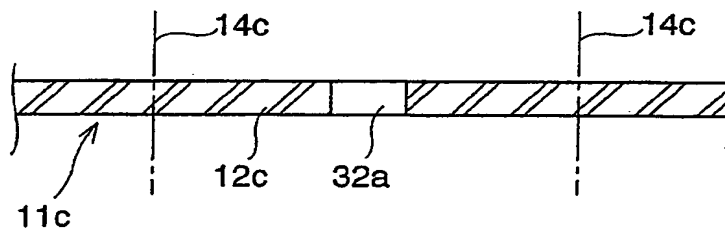


FIG.32B

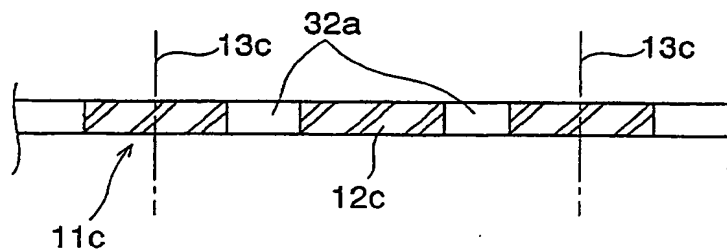


FIG.33

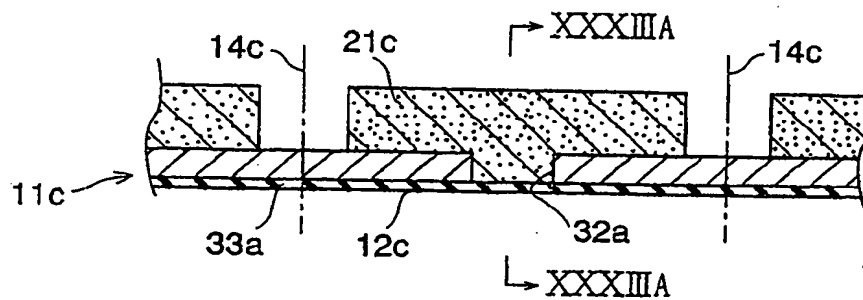


FIG.33A

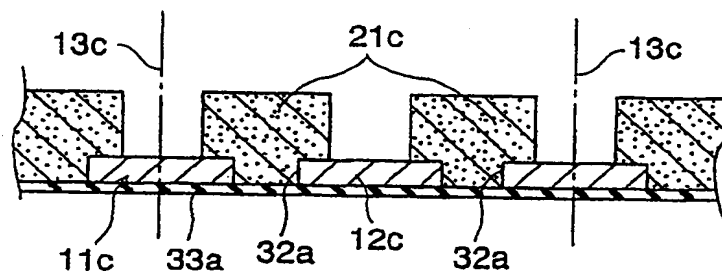


FIG.34

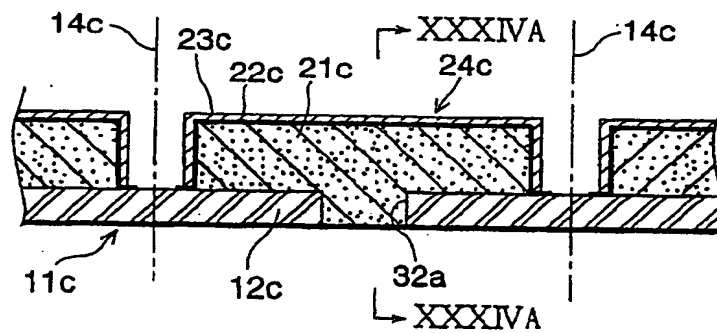


FIG.34A

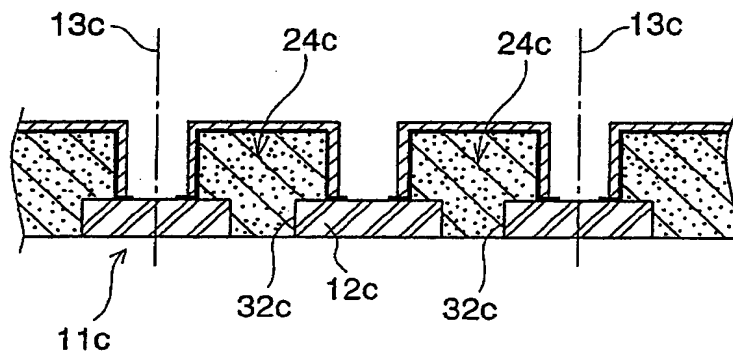


FIG.35

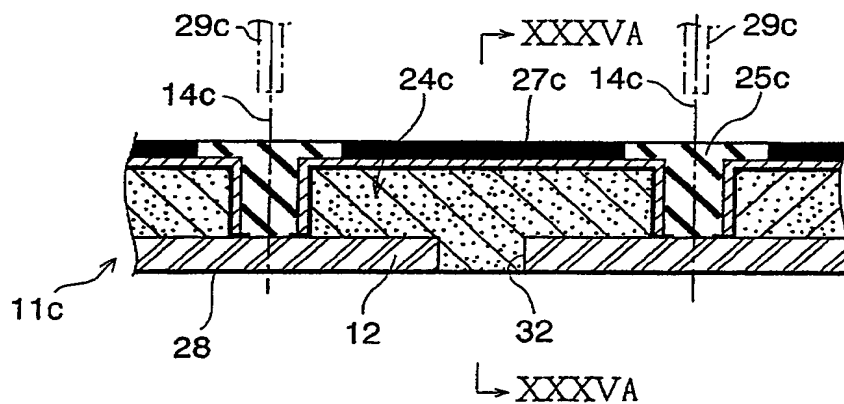


FIG.35A

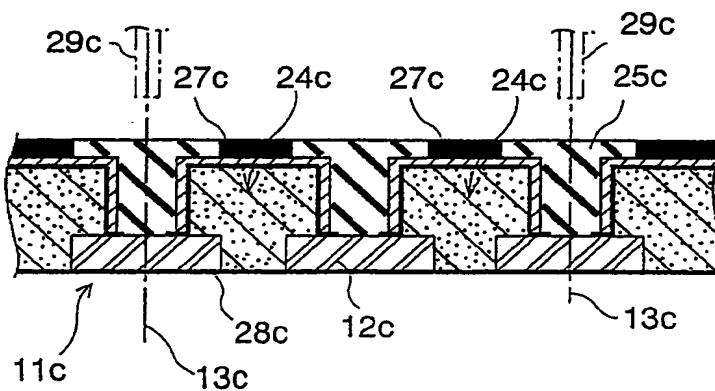


FIG.36

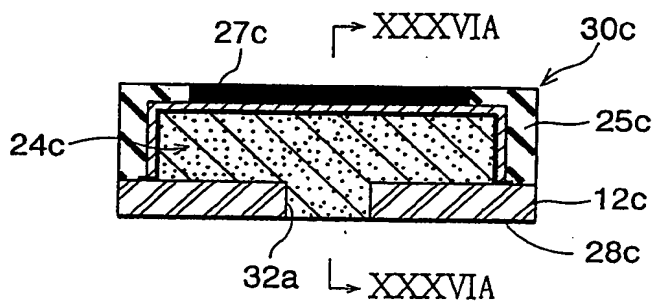


FIG.36A

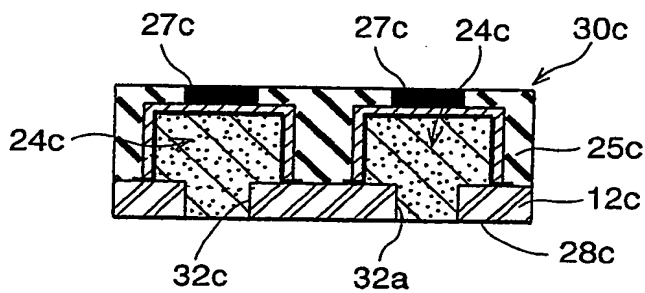


FIG.37

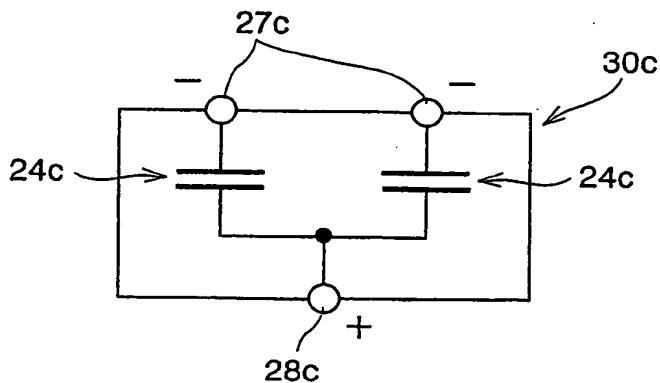


FIG.38

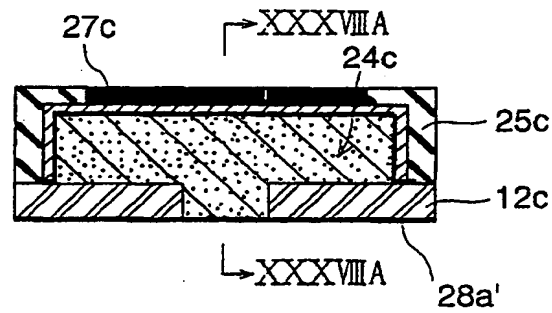


FIG.38A

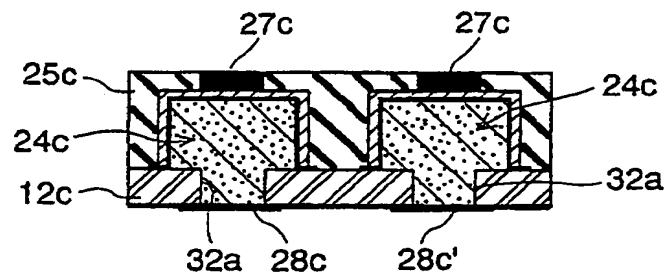


FIG.39

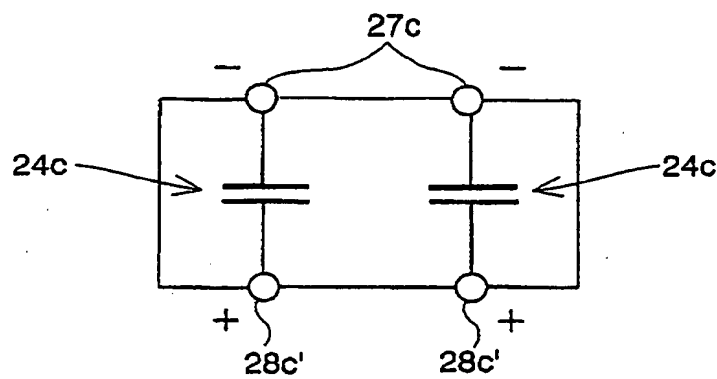


FIG.40

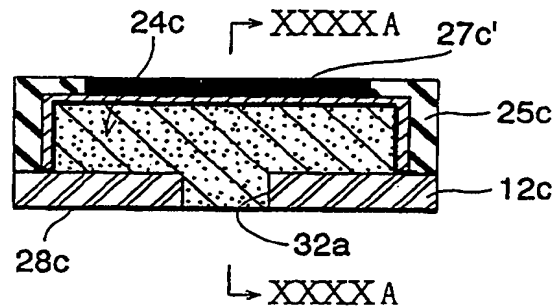


FIG.40A

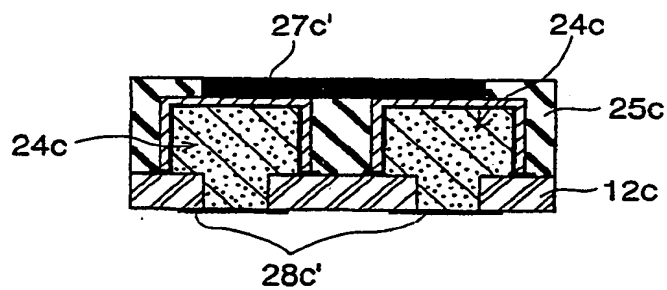


FIG.41

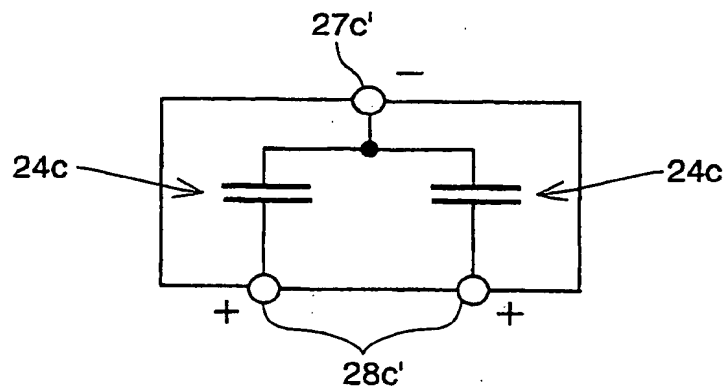


FIG.42

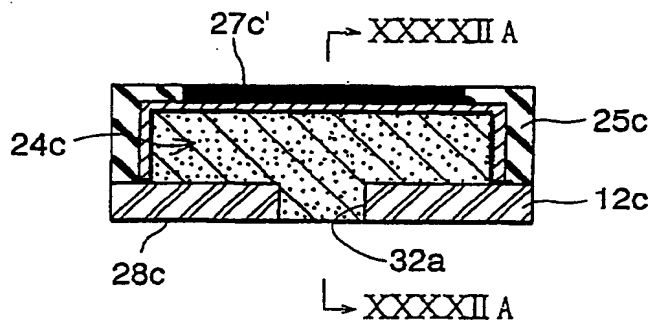


FIG.42A

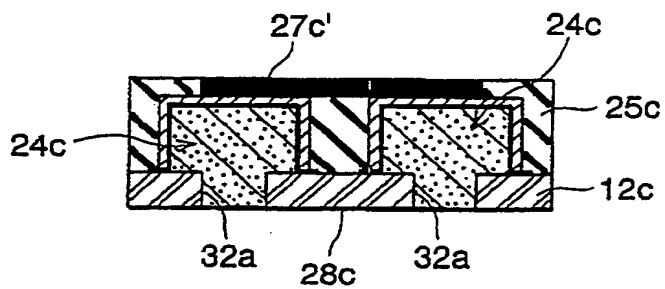
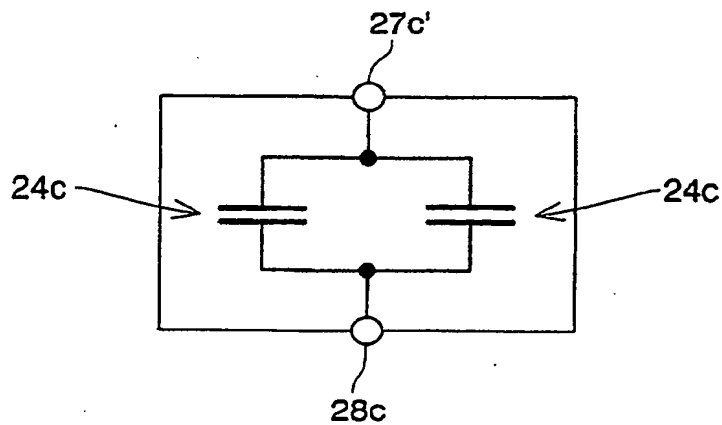


FIG.43



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.